



Patent dodatkowy
do patentu nr ———

Int. Cl.⁵ H02H 7/093

Zgłoszono: 86 05 21 /P. 259618/

Pierwszeństwo ———

Zgłoszenie ogłoszono: 88 02 04

Opis patentowy opublikowano: 1991 06 28

Twórcy wynalazku: Andrzej Ciepiela, Krzysztof Miączyński, Tadeusz Orzechowski,
Antoni Zdrojewski

Uprawniony z patentu: Akademia Górniczo-Hutnicza im. Stanisława Staszica,
Kraków /Polska/

UKŁAD DO ZABEZPIECZANIA SILNIKA SYNCHRONICZNEGO PRZED PRACĄ ASYNCHRONICZNĄ

Przedmiotem wynalazku jest układ do zabezpieczenia silnika synchronicznego przed pracą asynchroniczną, znajdujący zastosowanie w napędach z silnikami synchronicznymi.

Znany z polskiego opisu patentowego nr 128 525 układ zawiera filtr górnoprzepustowy połączony poprzez człon całkujący z bazą tranzystora. Emiter tranzystora połączony jest z masą układu, a kolektor poprzez cewkę przekąźnika pomocniczego z zasilaniem układu. Normalnie otwarty styk przekąźnika pomocniczego włączony jest szeregowo w obwód zasilania cewki przekąźnika czasowego, którego normalnie zamknięty styk włączony jest szeregowo w obwód zasilania cewki stycznika głównego obwodu stojaka.

Inny znany z polskiego opisu patentowego nr 130 009 układ zawiera układ wejściowy przyłączony do zacisków wzbudnicy silnika, połączony z układem dzielników za pośrednictwem układu galwanicznego rozdzielania i układu generowania impulsów kasujących. Poza układem wejściowym również układ wstępnego blokowania steruje układem dzielników, przy czym wejście tego układu połączone jest z wyjściem generatora impulsów. Wyjście układu dzielników połączone jest przez logiczny filtr pasmowy z elementami pośredniczącymi, z których wysyłany impuls wyłącza silnik lub dokonuje resynchronizacji.

Istotą układu do zabezpieczenia silnika synchronicznego przed pracą asynchroniczną jest to, że zawiera dwa komparatory, których wejścia odwracające połączone są z wejściem pierwszym układu, a wejście nieodwracające pierwszego komparatora połączone jest z suwakiem pierwszego potencjometru, którego koniec połączony jest z masą układu, a początek z dodatnim biegunem pierwszego źródła napięcia stałego, którego biegun ujemny połączony jest z masą układu. Wejście nieodwracające drugiego komparatora połączone jest z suwakiem drugiego potencjometru, którego koniec połączony jest z masą układu, a początek z ujemnym biegunem drugiego źródła napięcia stałego, którego biegun dodatni połączony jest z masą układu.

Wyjście pierwszego komparatora połączone jest z pierwszym wejściem logicznego bloku sterującego, a wyjście drugiego komparatora połączone jest z drugim wejściem logicznego bloku sterującego, którego trzecie wejście połączone jest z drugim wejściem układu. Pierwsze wyjście logicznego bloku sterującego połączone jest z wejściem zliczającym pierwszego licznika, a trzecie wyjście logicznego bloku sterującego połączone jest z wejściem zliczającym drugiego licznika, natomiast drugie wyjście logicznego bloku sterującego połączone jest z wejściami zerującymi pierwszego i drugiego licznika, których wyjścia połączone są z poszczególnymi wejściami elementu logicznego negacji iloczynu. Wyjście tego elementu połączone jest z kolejnym wejściem logicznego bloku sterującego i stanowi równocześnie wyjście układu.

Zaletą układu według wynalazku, jest to, że zrealizowano go przy użyciu małej ilości środków technicznych o dużej niezawodności. Układ skutecznie zabezpiecza napędy z silnikami synchronicznymi przed pracą asynchroniczną ułatwiając wydzielenie stanów asynchronicznych od kotłowań wirnika przy uderzeniach obciążeniach silnika.

Przedmiot wynalazku uwidoczniiony jest w przykładzie wykonania na rysunku, który przedstawia schemat połączeń układu do zabezpieczenia silnika synchronicznego.

Układ według wynalazku zawiera dwa komparatory K1 i K2, których wejścia odwracające połączone są z wejściem We1 układu, a wejście nieodwracające komparatora K1 połączone jest z suwakiem potencjometru P1, którego koniec połączony jest z masą układu a początek z dodatnim biegunem źródła napięcia stałego B1, którego biegun ujemny połączony jest z masą układu. Wejście nieodwracające komparatora K2 połączone jest z suwakiem potencjometru P2, którego koniec połączony jest z masą układu, a początek z ujemnym biegunem źródła napięcia stałego B2, którego biegun dodatni połączony jest z masą układu. Wyjście komparatora K1 połączone jest z wejściem A1 logicznego bloku sterującego LBS, a wyjście komparatora K2 z wejściem A2 logicznego bloku sterującego LBS, którego wejście A3 połączone jest z wejściem We2 układu. Wyjście A5 logicznego bloku sterującego LBS połączone jest z wejściem zliczającym C licznika L1, a wyjście A7 logicznego bloku sterującego LBS połączone jest z wejściem zliczającym C licznika L2, natomiast wyjście A6 połączone jest z wejściami zerującymi R liczników L1 i L2. Wyjście licznika L1 połączone jest z wejściem a elementu logicznego negacji iloczynu NAND, natomiast wyjście licznika L2 połączone jest z wejściem b elementu logicznego negacji iloczynu NAND, którego wyjście połączone jest z wejściem A4 logicznego bloku sterującego LBS oraz stanowi równocześnie wyjście Wy układu.

Działanie układu według wynalazku jest następujące. Uruchomienie układu do zabezpieczenia silnika synchronicznego następuje z chwilą włączenia silnika, przy czym w czasie rozruchu zliczanie impulsów blokowane jest sygnałem logicznym podawanym na wejście We2 z systemu sterowania silnika synchronicznego. Z chwilą utraty synchronizmu przez wirnik silnika synchronicznego w sygnale podawanym na wejście We1 układu, dostępnym na wyjściu regulatora prądu w obwodzie regulacji prądu wzbudzenia, pojawia się składowa okresowa, która generuje na wyjściach komparatorów K1 i K2 ciągi impulsów prostokątnych. Ciągi te odwzorowują osiąganie dopuszczalnych maksymalnych wartości napięć forsujących w obu kierunkach w układzie zasilania wzbudzenia, które to wartości nastawiane są odpowiednio na potencjometrach P1 i P2 jako wartości odniesienia komparatorów K1 i K2. Impulsy prostokątne z wyjść komparatorów K1 i K2 przekazywane do logicznego bloku sterującego LBS kasują sygnał zerujący liczników L1 i L2 na okres czasu, nastawiany w logicznym bloku sterującym LBS i zliczone są przez liczniki L1, L2 w ten sposób, że licznik L1 zlicza impulsy pochodzące z komparatora K1 a licznik L2 impulsy pochodzące z komparatora K2. Jeżeli w zadanym okresie czasu nastąpi zapełnienie określonej założonej pojemności liczników L1, L2, wówczas na wyjściu każdego licznika pojawia się sygnał o poziomie logicznym jeden, który podawany jest na wejścia elementu logicznego negacji iloczynu NAND. Sygnał wyjściowy elementu logicznego negacji iloczynu NAND o poziomie logicznym zero podawany jest na wejście A4 logicznego bloku sterującego LBS powodując zablokowanie zliczania impulsów. Równocześnie sygnał wyjściowy elementu logicznego negacji iloczynu NAND jest sygnałem sterującym pracą elementów pośredniczących, z których wysłany impuls powoduje wyłączenie silnika z sieci energetycznej.

Z a s t r z e ż e n i e p a t e n t o w e

Układ do zabezpieczenia silnika synchronicznego przed pracą asynchroniczną, z n a -
m i e n n y t y m, że zawiera dwa komparatory /K1, K2/, których wejścia odwracające po-
łączone są z wejściem /We1/ układu, a wejście nieodwracające komparatora /K1/ połączone
jest z suwakiem potencjometra /P1/, którego koniec połączony jest z masą układu a początek
z dodatnim biegunem źródła napięcia stałego /B1/, którego biegun ujemny połączony jest z ma-
są układu, natomiast wejście nieodwracające komparatora /K2/ połączone jest z suwakiem po-
tencjometru /P2/, którego koniec połączony jest z masą układu, a początek z ujemnym biegunem
źródła napięcia stałego /B2/, którego biegun dodatni połączony jest z masą układu, zaś wyjś-
cie komparatora /K1/ połączone jest z wejściem /A1/ logicznego bloku sterującego /LBS/, a
wyjście komparatora /K2/ połączone jest z wejściem /A2/ logicznego bloku sterującego /LBS/,
którego wejście /A3/ połączone jest z wejściem /We2/ układu, natomiast wyjście pierwsze /A5/
logicznego bloku sterującego /LBS/ połączone jest z wejściem zliczającym /c/ licznika /L1/,
a jego trzecie wyjście /A7/ z wejściem zliczającym /c/ licznika /L2/, zaś wyjście drugie
/A6/ z wejściami zerującymi /R/ licznika /L1/ i /L2/, a wyjście licznika /L1/ połączone jest
z wejściem /a/ elementu logicznego negacji iloczynu /NAND/, zaś wyjście licznika /L2/ z wej-
ściem /b/ elementu logicznego negacji iloczynu /NAND/, którego wyjście połączone jest z wej-
ściem /A4/ logicznego bloku sterującego /LBS/ oraz stanowi równocześnie wyjście /Wy/ układu.

