

RZECZPOSPOLITA
POLSKA



Urząd Patentowy
Rzeczypospolitej Polskiej

(12) **OPIS PATENTOWY**

(19) **PL**

(11) **220226**

(13) **B1**

(21) Numer zgłoszenia: **392924**

(22) Data zgłoszenia: **10.11.2010**

(51) Int.Cl.

H03M 1/00 (2006.01)

H03M 1/38 (2006.01)

H03M 1/14 (2006.01)

(54) **Sposób i układ do asynchronicznego przetwarzania wielkości napięcia elektrycznego na słowo cyfrowe**

(43) Zgłoszenie ogłoszono:
21.05.2012 BUP 11/12

(45) O udzieleniu patentu ogłoszono:
30.09.2015 WUP 09/15

(73) Uprawniony z patentu:

**AKADEMIA GÓRNICZO-HUTNICZA
IM. STANISŁAWA STASZICA W KRAKOWIE,
Kraków, PL**

(72) Twórca(y) wynalazku:

**DARIUSZ KOŚCIELNIK, Kraków, PL
MAREK MIŚKOWICZ, Kraków, PL**

(74) Pełnomocnik:

rzecz. pat. Elżbieta Postolek

PL 220226 B1

Opis wynalazku

Przedmiotem wynalazku jest sposób i układ do asynchronicznego przetwarzania wielkości napięcia elektrycznego na słowo cyfrowe, znajdujący zastosowanie w systemach kontrolno-pomiarowych.

Znany z polskiego zgłoszenia patentowego nr P.391421 sposób asynchronicznego przetwarzania wielkości napięcia elektrycznego na słowo cyfrowe polega na odwzorowaniu tego napięcia proporcjonalną do niego wielkością ładunku elektrycznego. Ładunek ten dostarcza się za pomocą źródła prądowego i gromadzi się w kondensatorze próbkującym aż do chwili, gdy napięcie narastające na kondensatorze próbkującym jest równe napięciu przetwarzanemu. Następnie, zgromadzony ładunek elektryczny poddaje się procesowi redystrybucji, rozmieszczając go w zespole kondensatorów, przy czym pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego. W trakcie procesu redystrybucji zgromadzony ładunek elektryczny tak rozmieszcza się w kondensatorach zespołu, aby na każdym z nich, ewentualnie z wyjątkiem kondensatora o najmniejszej pojemności w zespole uzyskać napięcie równe zero lub równe napięciu odniesienia. Przebieg procesu redystrybucji nadzoruje się za pomocą modułu sterującego na podstawie sygnałów wyjściowych pierwszego i drugiego komparatora. Ładunek elektryczny dostarcza się w trakcie procesu jego gromadzenia oraz przenosi się pomiędzy kondensatorami w trakcie procesu jego redystrybucji za pomocą tego samego źródła prądowego. Bitom słowa cyfrowego, przyporządkowanym kondensatorom zespołu, na których uzyskano napięcie równe napięciu odniesienia przypisuje się za pomocą modułu sterującego wartość jeden, a pozostałym bitom tego słowa przypisuje się wartość zero.

W innym wariantcie znanego sposobu ładunek elektryczny odwzorowujący przetwarzane napięcie elektryczne dostarcza się za pomocą źródła prądowego i gromadzi się jednocześnie w kondensatorze o największej pojemności w zespole i połączonym z nim równolegle kondensatorze próbkującym o pojemności nie mniejszej od pojemności kondensatora o największej pojemności w zespole. Gromadzenie ładunku kontynuuje się aż do chwili, gdy napięcie narastające na kondensatorze próbkującym jest równe napięciu przetwarzanemu. Następnie, zgromadzony ładunek elektryczny poddaje się procesowi redystrybucji, tak rozmieszczając go w kondensatorach zespołu, aby na każdym z nich, ewentualnie z wyjątkiem kondensatora o najmniejszej pojemności w zespole uzyskać napięcie równe zero lub równe napięciu odniesienia. Przebieg procesu redystrybucji nadzoruje się za pomocą modułu sterującego na podstawie sygnałów wyjściowych pierwszego i drugiego komparatora. Ładunek elektryczny dostarcza się w trakcie procesu jego gromadzenia oraz przenosi się pomiędzy kondensatorami w trakcie procesu jego redystrybucji za pomocą tego samego źródła prądowego. Bitom słowa cyfrowego, przyporządkowanym kondensatorom zespołu, na których uzyskano napięcie równe napięciu odniesienia przypisuje się za pomocą modułu sterującego wartość jeden, a pozostałym bitom tego słowa przypisuje się wartość zero.

Znany z polskiego zgłoszenia patentowego nr P.391421 układ do asynchronicznego przetwarzania wielkości napięcia elektrycznego na słowo cyfrowe zawiera zespół kondensatorów, do którego jest podłączone źródło napięcia przetwarzanego. Wejścia sterujące zespołu kondensatorów są połączone z zestawem wyjść sterujących modułu sterującego, a moduł sterujący jest wyposażony w wyjście cyfrowe, wyjście sygnału zakończenia procesu przetwarzania, wejście sygnału wyzwalającego oraz dwa wejścia sterujące. Pierwsze wejście sterujące modułu sterującego jest połączone z wyjściem pierwszego komparatora, którego wyjścia są połączone z jedną parą wyjść zespołu kondensatorów, a drugie wejście sterujące modułu sterującego jest połączone z wyjściem drugiego komparatora, którego wejścia są połączone z drugą parą wyjść zespołu kondensatorów. Ponadto do zespołu kondensatorów jest podłączone źródło napięcia zasilania, źródło napięcia pomocniczego i źródło napięcia odniesienia oraz kondensator próbkujący i sterowane źródło prądowe, którego wejście sterujące jest połączone z wyjściem sterującym modułu sterującego. Zespół zawiera n kondensatorów, przy czym pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego. Do zespołu kondensatorów jest dołączony kondensator próbkujący. Górna okładka kondensatora próbkującego jest połączona poprzez zamknięty pierwszy łącznik z pierwszą szyną, z którą są połączone również górne okładki wszystkich kondensatorów zespołu poprzez otwarte pierwsze łączniki. Górna okładka kondensatora o największej pojemności w zespole jest połączona poprzez zamknięty drugi łącznik z drugą szyną, z którą są połączone również górna okładka kondensatora

próbkującego oraz górne okładki pozostałych kondensatorów zespołu poprzez otwarte drugie łączniki. Natomiast dolna okładka kondensatora próbkującego jest połączona z masą układu poprzez przełącznik, którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy tego przełącznika jest połączony ze źródłem napięcia pomocniczego i równocześnie z wejściem nieodwracającym pierwszego komparatora, a dolne okładki wszystkich kondensatorów zespołu są połączone ze źródłem napięcia pomocniczego poprzez odpowiednie przełączniki, których styki ruchome są zwarte z ich drugimi stykami nieruchomymi, zaś pierwsze styki nieruchome tych przełączników są połączone z masą układu. Natomiast pierwsza szyna jest połączona z masą układu poprzez otwarty łącznik pierwszej szyny, a także z wejściem nieodwracającym drugiego komparatora, którego wejście odwracające jest połączone ze źródłem napięcia przetwarzanego poprzez przełącznik napięcia, którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy przełącznika napięcia jest połączony ze źródłem napięcia odniesienia. Druga szyna jest połączona z wejściem odwracającym pierwszego komparatora, a wejścia sterujące pierwszych łączników zespołu oraz przełączników zespołu są ze sobą sprzężone i są połączone z odpowiednimi wyjściami sterującymi zestawu wyjść sterujących modułu sterującego, natomiast wejścia sterujące drugich łączników zespołu oraz łącznika pierwszej szyny są połączone z odpowiednimi wyjściami sterującymi zestawu wyjść sterujących modułu sterującego, a wejście sterujące przełącznika napięcia jest połączone z kolejnym wyjściem sterującym modułu sterującego. Ponadto, jeden biegun źródła prądowego jest połączony ze źródłem napięcia zasilającego poprzez przełącznik prądu, którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy tego przełącznika jest połączony z drugą szyną, a jego wejście sterujące jest połączone z wyjściem sterującym modułu sterującego, a drugi biegun źródła prądowego jest połączony z pierwszą szyną, zaś wejście sterujące źródła prądowego jest połączone z następnym wyjściem sterującym modułu sterującego.

W innym wariantcie znanego układu, kondensator próbkujący o pojemności nie mniejszej od pojemności kondensatora o największej pojemności w zespole jest połączony równolegle z kondensatorem o największej pojemności w zespole poprzez pierwszą szynę oraz masę układu tak, że górna okładka kondensatora o największej pojemności w zespole jest połączona poprzez zamknięty pierwszy łącznik z pierwszą szyną, a jego dolna okładka jest połączona z masą układu poprzez przełącznik, którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, zaś drugi styk nieruchomy tego przełącznika jest połączony ze źródłem napięcia pomocniczego.

Sposób, według wynalazku, polegający na wykrywaniu za pomocą modułu sterującego początku aktywnego stanu sygnału wyzwalającego, odwzorowywaniu wielkości przetwarzanego napięcia proporcjonalną do niej wielkością ładunku elektrycznego, który dostarcza się za pomocą źródła prądowego i gromadzi się w kondensatorze próbkującym, porównując równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze próbkującym z napięciem przetwarzanym, aż do chwili, gdy napięcie na kondensatorze próbkującym jest równe napięciu przetwarzanemu, a następnie przypisaniu za pomocą modułu sterującego kondensatorowi próbkującemu funkcji kondensatora źródłowego, którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego modułu sterującego, poprzez wpisanie do tego rejestru wartości indeksu kondensatora próbkującego oraz równoczesnemu przypisaniu za pomocą modułu sterującego kondensatorowi o największej pojemności w zespole kondensatorów, takich że pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego funkcji kondensatora docelowego, którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego modułu sterującego, poprzez wpisanie do tego rejestru wartości indeksu kondensatora o największej pojemności w zespole i realizowaniu procesu redystrybucji zgromadzonego ładunku elektrycznego, przy czym proces ten nadzoruje się za pomocą modułu sterującego na podstawie sygnału wyjściowego pierwszego komparatora, za pomocą którego kontroluje się napięcie na kondensatorze źródłowym oraz sygnału wyjściowego drugiego komparatora, za pomocą którego porównuje się napięcie narastające na kondensatorze docelowym z napięciem odniesienia, a proces redystrybucji ładunku kontynuuje się aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego przez kondensator o najmniejszej pojemności w zespole kontrolowane równocześnie za pomocą pierwszego komparatora napięcie na aktualnym kondensatorze źródłowym jest równe zero albo porównywane równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze o najmniejszej pojemności w zespole jest równe napięciu odniesienia, przy czym bitom słowa

cyfrowego przyporządkowanym kondensatorom zespołu, na których uzyskano napięcie równe napięciu odniesienia, przypisuje się za pomocą modułu sterującego wartość jeden, natomiast pozostałym bitom tego słowa przypisuje się wartość zero. Charakteryzuje się tym, że po uzyskaniu na kondensatorze próbkującym napięcia równego napięciu przetwarzanemu i po wpisaniu za pomocą modułu sterującego wartości odpowiednich indeksów do rejestru indeksu kondensatora źródłowego modułu sterującego oraz do rejestru indeksu kondensatora docelowego modułu sterującego, zgromadzony ładunek elektryczny poddaje się procesowi redystrybucji, w trakcie którego ładunek przenosi się z kondensatora źródłowego do kondensatora docelowego za pomocą drugiego źródła prądowego o wydajności różnej od wydajności pierwszego źródła prądowego, a proces redystrybucji ładunku elektrycznego kontynuuje się w znany sposób aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego przez kondensator o najmniejszej pojemności w zespole kontrolowane równocześnie za pomocą pierwszego komparatora napięcie na aktualnym kondensatorze źródłowym jest równe zero albo porównywane równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze o najmniejszej pojemności w zespole jest równe napięciu odniesienia.

W innym wariantcie sposobu, według wynalazku, po wykryciu za pomocą modułu sterującego początku aktywnego stanu sygnału wyzwającego, ładunek elektryczny odwzorowujący wielkość napięcia przetwarzanego dostarcza się za pomocą pierwszego źródła prądowego i gromadzi się jednocześnie w kondensatorze o największej pojemności w zespole i połączonym z nim równolegle kondensatorze próbkującym o pojemności nie mniejszej od pojemności kondensatora o największej pojemności w zespole, porównując równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze próbkującym z napięciem przetwarzanym aż do chwili, gdy napięcie na kondensatorze próbkującym jest równe napięciu przetwarzanemu, po czym, za pomocą modułu sterującego przypisuje się kondensatorowi próbkującemu funkcję kondensatora źródłowego, którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego modułu sterującego, wpisując do tego rejestru wartość indeksu kondensatora próbkującego, a kondensatorowi o największej pojemności w zespole przypisuje się funkcję kondensatora docelowego, którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego modułu sterującego, wpisując do tego rejestru wartość indeksu kondensatora o największej pojemności w zespole, a następnie realizuje się proces redystrybucji zgromadzonego ładunku elektrycznego, w trakcie którego ładunek przenosi się z kondensatora źródłowego do kondensatora docelowego za pomocą drugiego źródła prądowego o wydajności różnej od wydajności pierwszego źródła prądowego, a proces redystrybucji ładunku kontynuuje się w znany sposób aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego przez kondensator o najmniejszej pojemności w zespole kontrolowane równocześnie za pomocą pierwszego komparatora napięcie na aktualnym kondensatorze źródłowym jest równe zero albo porównywane równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze o najmniejszej pojemności w zespole jest równe napięciu odniesienia.

Układ, według wynalazku, zawierający zespół kondensatorów, którego wejścia sterujące są połączone z zestawem wyjść sterujących modułu sterującego, a moduł sterujący jest wyposażony w wyjście cyfrowe, wyjście sygnału zakończenia procesu przetwarzania, wejście sygnału wyzwającego oraz dwa wejścia sterujące, z których pierwsze wejście sterujące jest połączone z wyjściem pierwszego komparatora, którego wejścia są połączone z jedną parą wyjść zespołu kondensatorów, a drugie wejście sterujące modułu sterującego jest połączone z wyjściem drugiego komparatora, którego wejścia są połączone z drugą parą wyjść zespołu kondensatorów, a ponadto do zespołu kondensatorów jest podłączone źródło napięcia przetwarzanego, źródło napięcia zasilania, źródło napięcia pomocniczego i źródło napięcia odniesienia, kondensator próbkujący oraz co najmniej jedno sterowane źródło prądowe, którego wejście sterujące jest połączone z wyjściem sterującym modułu sterującego. Charakteryzuje się tym, że do zespołu kondensatorów jest podłączone drugie sterowane źródło prądowe, którego wejście sterujące jest połączone z kolejnym wyjściem sterującym modułu sterującego.

Zespół zawiera n kondensatorów, przy czym pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego. Do zespołu jest dołączony kondensator próbkujący, którego górna okładka jest połączona poprzez zamknięty pierwszy łącznik z pierwszą szyną, z którą są połączone również górne okładki wszystkich kondensatorów zespołu poprzez otwarte pierwsze łączniki, przy czym górna okładka konden-

satora próbkującego jest równocześnie połączona poprzez zamknięty drugi łącznik z drugą szyną, z którą są połączone również górne okładki wszystkich kondensatorów zespołu poprzez otwarte drugie łączniki, a dolna okładka kondensatora próbkującego jest połączona z masą układu poprzez przełącznik, którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy tego przełącznika jest połączony ze źródłem napięcia pomocniczego i równocześnie z wejściem nieodwracającym pierwszego komparatora, a dolne okładki wszystkich kondensatorów zespołu są połączone ze źródłem napięcia pomocniczego poprzez przełączniki, których styki ruchome są zwarte z ich drugimi stykami nieruchomymi, zaś pierwsze styki nieruchome tych przełączników są połączone z masą układu, natomiast pierwsza szyna jest połączona z masą układu poprzez otwarty łącznik pierwszej szyny oraz z wejściem nieodwracającym drugiego komparatora, którego wejście odwracające jest połączone ze źródłem napięcia przetwarzanego poprzez przełącznik napięcia, którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy tego przełącznika jest połączony ze źródłem napięcia odniesienia, zaś druga szyna jest połączona z wejściem odwracającym pierwszego komparatora, ponadto wejścia sterujące pierwszych łączników i przełączników są ze sobą sprzężone i są połączone z odpowiednimi wyjściami sterującymi zestawu wyjść sterujących modułu sterującego, a wejścia sterujące drugich łączników oraz łącznika pierwszej szyny są połączone z odpowiednimi wyjściami sterującymi zestawu wyjść sterujących modułu sterującego, natomiast wejście sterujące przełącznika napięcia jest połączone z kolejnym wyjściem sterującym modułu sterującego, zaś jeden biegun pierwszego źródła prądowego jest połączony ze źródłem napięcia zasilającego, a drugi biegun pierwszego źródła prądowego jest połączony z pierwszą szyną, z którą jest połączony także drugi biegun drugiego źródła prądowego, a pierwszy biegun drugiego źródła prądowego jest połączony z drugą szyną, zaś wejście sterujące pierwszego źródła prądowego jest połączone z kolejnym wyjściem sterującym modułu sterującego, a wejście sterujące drugiego źródła prądowego jest połączone z następnym wyjściem sterującym modułu sterującego.

W kolejnym wariantcie układu, według wynalazku, kondensator próbkujący o pojemności nie mniejszej od pojemności kondensatora o największej pojemności w zespole jest połączony równolegle z kondensatorem o największej pojemności w zespole poprzez pierwszą szynę oraz masę układu tak, że górna okładka kondensatora o największej pojemności w zespole jest połączona poprzez zamknięty pierwszy łącznik z pierwszą szyną, a dolna okładka tego kondensatora jest połączona z masą układu poprzez przełącznik, którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, zaś drugi styk nieruchomy tego przełącznika jest połączony ze źródłem napięcia pomocniczego.

Sposób i układ do asynchronicznego przetwarzania wielkości napięcia elektrycznego na słowo cyfrowe, według wynalazku, cechuje prostota. Zastosowanie dwóch źródeł prądowych o odpowiednio dobranych wydajnościach umożliwia skrócenie czasu realizowania procesu przetwarzania przy jednoczesnym zachowaniu jego wymaganej precyzji.

Rozwiązanie, według wynalazku, jest uwidocznione w przykładzie wykonania na rysunku, na którym przedstawiono;

Fig. 1 – schemat blokowy układu,

Fig. 2 – schemat ideowy układu w stanie relaksacji.

Fig. 3 – schemat układu w chwili rozpoczęcia cyklu przetwarzania – gromadzenie ładunku elektrycznego w kondensatorze próbkującym C_n ,

Fig. 4 – schemat układu podczas przenoszenia ładunku z kondensatora źródłowego C_i do kondensatora docelowego C_k , dla $i=n$, $k=n-1$

Fig. 5 – schemat układu podczas przenoszenia ładunku z kolejnego kondensatora źródłowego C_i do kondensatora docelowego C_k ,

Fig. 6 – schemat innego wariantu układu w chwili rozpoczęcia cyklu przetwarzania – gromadzenie ładunku elektrycznego w kondensatorze próbkującym C_n i jednocześnie kondensatorze C_{n-1} , połączonych ze sobą równolegle.

Sposób, według wynalazku, polega na tym, że po wykryciu za pomocą modułu sterującego CM początku aktywnego stanu sygnału wyzwalającego na wejściu InS układu wielkość przetwarzanego napięcia elektrycznego U_{IN} odwzorowuje się proporcjonalną do niej wielkością ładunku elektrycznego tak, że ładunek elektryczny dostarcza się za pomocą pierwszego źródła prądowego I i gromadzi się w kondensatorze próbkującym C_n , porównując równocześnie za pomocą komparatora K2 napięcie U_n narastające na kondensatorze C_n z napięciem przetwarzanym U_{IN} , co reali-

zuje się aż do chwili, gdy napięcie U_n narastające na kondensatorze próbkującym C_n jest równe napięciu przetwarzanemu U_{IN} . Następnie, kondensatorowi próbkującemu C_n przypisuje się za pomocą modułu sterującego CM funkcji kondensatora źródłowego C_i , którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego C_i modułu CM , poprzez wpisanie do tego rejestru wartości indeksu kondensatora próbkującego C_n . Równocześnie, kondensatorowi C_{n-1} o największej pojemności w zespole kondensatorów A , takich że pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego przypisuje się za pomocą modułu sterującego CM funkcji kondensatora docelowego C_k , którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego C_k modułu CM , poprzez wpisanie do, tego rejestru wartości indeksu kondensatora C_{n-1} . Następnie, realizuje się proces redystrybucji zgromadzonego ładunku elektrycznego, w trakcie którego ładunek przenosi się z kondensatora źródłowego C_i do kondensatora docelowego C_k za pomocą drugiego źródła prądowego J , o wydajności różnej od wydajności pierwszego źródła prądowego I . Równocześnie, za pomocą komparatora $K2$ porównuje się napięcie U_k narastające na kondensatorze docelowym C_k z napięciem odniesienia U_L oraz kontroluje się za pomocą komparatora $K1$ napięcie na kondensatorze źródłowym C_i . Gdy w trakcie przenoszenia ładunku napięcie U_i , kontrolowane za pomocą komparatora $K1$ na kondensatorze źródłowym C_i jest równe zero, wówczas na podstawie sygnału wyjściowego komparatora $K1$ za pomocą modułu sterującego CM aktualnemu kondensatorowi docelowemu C_k przypisuje się funkcję kondensatora źródłowego C_i , wpisując do rejestru indeksu kondensatora źródłowego C_i modułu CM aktualną zawartość rejestru indeksu kondensatora docelowego C_k modułu CM , a funkcję kondensatora docelowego C_k przypisuje się kolejnemu kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, zmniejszając o jeden zawartość rejestru indeksu kondensatora docelowego C_k i kontynuuje się przenoszenie ładunku za pomocą drugiego źródła prądowego J z nowego kondensatora źródłowego C_i do nowego kondensatora docelowego C_k . Gdy natomiast w trakcie przenoszenia ładunku z kondensatora źródłowego C_i do kondensatora docelowego C_k porównywane równocześnie za pomocą komparatora $K2$ napięcie U_k na kondensatorze docelowym C_k jest równe napięciu odniesienia U_L , wówczas na podstawie sygnału wyjściowego komparatora $K2$ funkcję kondensatora docelowego C_k przypisuje się za pomocą modułu sterującego CM kolejnemu kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, zmniejszając o jeden zawartość rejestru indeksu kondensatora docelowego C_k i kontynuuje się przenoszenie ładunku z aktualnego kondensatora źródłowego C_i do nowego kondensatora docelowego C_k . Proces ten nadal nadzoruje się za pomocą modułu sterującego CM na podstawie sygnałów wyjściowych komparatorów $K1$ i $K2$ aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego C_k przez kondensator C_0 o najmniejszej pojemności w zespole A kontrolowane równocześnie za pomocą komparatora $K1$ napięcie U_i na aktualnym kondensatorze źródłowym C_i jest równe zero albo porównywane równocześnie za pomocą komparatora $K2$ napięcie U_0 narastające na kondensatorze C_0 jest równe napięciu odniesienia U_L , a bitom b_{n-1} , b_{n-2} , ..., b_1 , b_0 słowa cyfrowego, przyporządkowanym kondensatorom C_{n-1} , C_{n-2} , ..., C_1 , C_0 zespołu A , na których uzyskano napięcie o wielkości napięcia odniesienia U_L przypisuje się za pomocą modułu sterującego CM wartość jeden, zaś pozostałym bitom przypisuje się wartość zero.

W innym wariantcie sposobu, według wynalazku, po wykryciu początku aktywnego stanu sygnału wyzwalającego za pomocą modułu sterującego CM , ładunek elektryczny odwzorowujący wielkość napięcia przetwarzanego U_{IN} dostarcza się za pomocą pierwszego źródła prądowego I i gromadzi się jednocześnie w kondensatorze C_{n-1} o największej pojemności w zespole A i połączonym z nim równolegle kondensatorze próbkującym C_n o pojemności nie mniejszej od pojemności kondensatora C_{n-1} zespołu A , porównując równocześnie za pomocą komparatora $K2$ napięcie U_n narastające na kondensatorze próbkującym C_n z napięciem przetwarzanym U_{IN} , co realizuje się do chwili, gdy napięcie U_n jest równe napięciu przetwarzanemu U_{IN} . Następnie, kondensatorowi próbkującemu C_n przypisuje się za pomocą modułu sterującego CM funkcję kondensatora źródłowego C_i , którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego C_i modułu CM , poprzez wpisanie do tego rejestru wartości indeksu kondensatora próbkującego C_n . Równocześnie, kondensatorowi C_{n-1} o największej pojemności w zespole A przypisuje się za pomocą modułu sterującego CM funkcję kondensatora docelowego C_k , którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego C_k modułu CM , poprzez wpisanie

do tego rejestru wartości indeksu kondensatora C_{n-1} . Następnie realizuje się proces redystrybucji zgromadzonego ładunku elektrycznego, przenosząc ładunek z kondensatora źródłowego C_i do kondensatora docelowego C_k za pomocą drugiego źródła prądowego J , o wydajności różnej od wydajności pierwszego źródła prądowego I . Proces ten nadal nadzoruje się za pomocą modułu sterującego CM na podstawie sygnałów wyjściowych komparatorów $K1$ i $K2$ i kontynuuje się aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego C_k przez kondensator C_0 o najmniejszej pojemności w zespole A kontrolowane równocześnie za pomocą komparatora $K1$ napięcie U_i na aktualnym kondensatorze źródłowym C_i jest równe zero albo porównywane równocześnie za pomocą komparatora $K2$ napięcie U_0 narastające na kondensatorze C_0 jest równe napięciu odniesienia U_L .

Układ, według wynalazku, zawiera zespół A kondensatorów, do którego jest podłączone źródło napięcia przetwarzanego U_{IN} , a wejścia sterujące zespołu A są połączone z zestawem wyjść sterujących E modułu sterującego CM . Moduł sterujący CM jest wyposażony w wyjście cyfrowe B , wyjście sygnału zakończenia procesu przetwarzania $OutR$, wejście sygnału wyzwalającego InS oraz dwa wejścia sterujące $In1$ i $In2$. Pierwsze wejście sterujące $In1$ modułu sterującego CM jest połączone z wyjściem pierwszego komparatora $K1$, którego wejścia są połączone z jedną parą wyjść zespołu A , a drugie wejście sterujące $In2$ modułu CM jest połączone z wyjściem drugiego komparatora $K2$, którego wejścia są połączone z drugą parą wyjść zespołu A . Ponadto do zespołu A jest podłączone źródło napięcia zasilania U_{DD} , źródło napięcia pomocniczego U_H i źródło napięcia odniesienia U_L , kondensator próbkujący C_n , pierwsze sterowane źródło prądowe I , którego wejście sterujące jest połączone z wyjściem sterującym A_i modułu CM oraz drugie sterowane źródło prądowe J , o wydajności różnej od wydajności pierwszego źródła prądowego I , przy czym wejście sterujące źródła prądowego J jest połączone z wyjściem sterującym A_j modułu CM . Zespół A zawiera n kondensatorów C_{n-1} , C_{n-2} , ..., C_1 , C_0 , a pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego, przy czym każdemu kondensatorowi C_{n-1} , C_{n-2} , ..., C_1 , C_0 jest przyporządkowany odpowiedni bit b_{n-1} , b_{n-2} , ..., b_1 , b_0 wyjścia cyfrowego B modułu sterującego CM . Do zespołu A jest dołączony kondensator próbkujący C_n , którego górna okładka jest połączona poprzez zamknięty pierwszy łącznik S_{Ln} z pierwszą szyną L , z którą są połączone również górne okładki wszystkich kondensatorów C_{n-1} , C_{n-2} , ..., C_1 , C_0 zespołu A poprzez otwarte pierwsze łączniki S_{Ln-1} , S_{Ln-2} , ..., S_{L1} , S_{L0} , przy czym górna okładka kondensatora próbkującego C_n jest równocześnie połączona poprzez zamknięty drugi łącznik S_{Hn} z drugą szyną H , z którą są połączone również górne okładki wszystkich kondensatorów C_{n-1} , C_{n-2} , ..., C_1 , C_0 zespołu A poprzez otwarte drugie łączniki S_{Hn-1} , S_{Hn-2} , ..., S_{H1} , S_{H0} . Natomiast dolna okładka kondensatora próbkującego C_n jest połączona z masą układu poprzez przełącznik S_{Gn} , którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy przełącznika S_{Gn} jest połączony ze źródłem napięcia pomocniczego U_H i równocześnie z wejściem nieodwracającym pierwszego komparatora $K1$. Dolne okładki wszystkich kondensatorów C_{n-1} , C_{n-2} , ..., C_1 , C_0 zespołu A są połączone ze źródłem napięcia pomocniczego U_H poprzez przełączniki S_{Gn-1} , S_{Gn-2} , ..., S_{G1} , S_{G0} , których styki ruchome są zwarte z ich drugimi stykami nieruchomymi, zaś pierwsze styki nieruchome przełączników S_{Gn-1} , S_{Gn-2} , ..., S_{G1} , S_{G0} są połączone z masą układu. Pierwsza szyna L jest połączona z masą układu poprzez otwarty łącznik pierwszej szyny S_{Gall} oraz z wejściem nieodwracającym drugiego komparatora $K2$, którego wejście odwracające jest połączone ze źródłem napięcia przetwarzanego U_{IN} poprzez przełącznik napięcia S_U , którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy przełącznika napięcia S_U jest połączony ze źródłem napięcia odniesienia U_L . Druga szyna H jest połączona z wejściem odwracającym komparatora $K1$. Ponadto wejścia sterujące łącznika S_{Ln} i łączników S_{Ln-1} , S_{Ln-2} , ..., S_{L1} , S_{L0} zespołu A oraz przełączników S_{Gn} i przełączników S_{Gn-1} , S_{Gn-2} , ..., S_{G1} , S_{G0} zespołu A są ze sobą sprzężone i są połączone z odpowiednimi wyjściami sterującymi I_n i I_{n-1} , I_{n-2} , ..., I_1 , I_0 zestawu wyjść sterujących E modułu CM . Wejścia sterujące łącznika S_{Hn} i łączników S_{Hn-1} , S_{Hn-2} , ..., S_{H1} , S_{H0} zespołu A oraz łącznika S_{Gall} są połączone z odpowiednimi wyjściami sterującymi D_n i D_{n-1} , D_{n-2} , ..., D_1 , D_0 oraz D_{all} zestawu wyjść sterujących E modułu CM , a wejście sterujące przełącznika napięcia S_U jest połączone z wyjściem sterującym A_U modułu CM . Jeden biegun pierwszego źródła prądowego I jest połączony ze źródłem napięcia zasilającego U_{DD} , a drugi biegun pierwszego źródła prądowego I jest połączony z pierwszą szyną L , z którą jest połączony także drugi biegun drugiego źródła prądowego J . Natomiast pierwszy biegun drugiego źródła prądowego J jest połączony z drugą szyną H , zaś wejście sterujące pierwszego źródła prądowego I jest połączone z wyjściem sterującym

A_1 modułu sterującego CM , a wejście sterujące drugiego źródła prądowego J jest połączone z wyjściem sterującym A_2 modułu sterującego CM .

W innym wariantcie układu, według wynalazku, kondensator próbkujący C_n o pojemności nie mniejszej od pojemności kondensatora C_{n-1} o największej pojemności w zespole A jest połączony równolegle z kondensatorem C_{n-1} zespołu A poprzez pierwszą szynę L oraz masę układu tak, że górna okładka kondensatora C_{n-1} jest połączona poprzez zamknięty pierwszy łącznik S_{Ln-1} z szyną L , a dolna okładka kondensatora C_{n-1} jest połączona z masą układu poprzez przełącznik S_{Gn-1} , którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, zaś drugi styk nieruchomy przełącznika S_{Gn-1} jest połączony ze źródłem napięcia pomocniczego U_H .

Działanie układu, według wynalazku, jest następujące. Między kolejnymi procesami przetwarzania wielkości napięcia elektrycznego na słowo cyfrowe o liczbie bitów równej n moduł sterujący CM utrzymuje układ w stanie relaksacji, podczas trwania którego moduł sterujący CM powoduje przy pomocy sygnałów sterujących z wyjść I_n i I_{n-1} , I_{n-2} , ..., I_1 , I_0 zamknięcie łączników S_{Ln} i S_{Ln-1} , S_{Ln-2} , ..., S_{L1} , S_{L0} i połączonej górnej okładki kondensatora próbkującego C_n i górnych okładek wszystkich kondensatorów C_{n-1} , C_{n-2} , ..., C_1 , C_0 zespołu A z szyną L oraz przełączenie przełączników S_{Gn} , S_{G-1} , S_{Gn-2} , ..., S_{G1} , S_{G0} i połączenie dolnych okładek kondensatora próbkującego C_n i kondensatorów C_{n-1} , C_{n-2} , ..., C_1 , C_0 zespołu A z masą układu, a przy pomocy sygnału sterującego z wyjścia D_{all} , powoduje zamknięcie łącznika pierwszej szyny S_{Gall} i połączenie szyny L z masą układu, wymuszając całkowite rozładowanie kondensatora próbkującego C_n i kondensatorów C_{n-1} , C_{n-2} , ..., C_1 , C_0 zespołu A . Następnie moduł CM powoduje przy pomocy sygnału sterującego z wyjścia D_n zamknięcie łącznika S_{Hn} i połączenie szyny H z szyną L i z masą układu, uniemożliwiając pojawienie się na szynie H potencjału o przypadkowej wielkości, zaś przy pomocy sygnału sterującego z wyjścia A_U powoduje przełączenie przełącznika S_U i połączenie wejścia odwracającego komparatora $K2$ ze źródłem napięcia odniesienia U_L . Jednocześnie moduł sterujący CM powoduje przy pomocy sygnałów sterujących z wyjść D_{n-1} , D_{n-2} , ..., D_1 , D_0 otwarcie łączników S_{Hn-1} , S_{Hn-2} , ..., S_{H1} , S_{H0} , a przy pomocy sygnału sterującego z wyjścia A_1 powoduje wyłączenie pierwszego źródła prądowego I , zaś przy pomocy sygnału sterującego z wyjścia A_2 powoduje wyłączenie drugiego źródła prądowego J (Fig. 2).

W chwili wykrycia przez moduł sterujący CM początku aktywnego stanu sygnału wyzwającego na wejściu InS układu, moduł sterujący CM powoduje przy pomocy sygnału sterującego z wyjścia A_U przełączenie przełącznika S_U i połączenie wejścia odwracającego komparatora $K2$ ze źródłem napięcia przetwarzanego U_{IN} , przy pomocy sygnału sterującego z wyjścia D_{all} powoduje otwarcie łącznika S_{Gall} i odłączenie szyny L od masy układu, przy pomocy sygnałów sterujących z wyjść I_{n-1} , I_{n-2} , ..., I_1 , I_0 powoduje otwarcie łączników S_{Ln-1} , S_{Ln-2} , ..., S_{L1} , S_{L0} i odłączenie górnych okładek wszystkich kondensatorów C_{n-1} , C_{n-2} , ..., C_1 , C_0 zespołu A od szyny L oraz przełączenie przełączników S_{Gn-1} , S_{Gn-2} , ..., S_{G1} , S_{G0} i połączenie dolnych okładek kondensatorów C_{n-1} , C_{n-2} , ..., C_1 , C_0 ze źródłem napięcia pomocniczego U_H , a przy pomocy sygnału sterującego z wyjścia A_1 powoduje włączenie źródła prądowego I (Fig. 3). Jednocześnie moduł CM wprowadza wyjście sygnału zakończenia procesu przetwarzania $OutR$ w stan nieaktywny i przypisuje wszystkim bitom b_{n-1} , b_{n-2} , ..., b_1 , b_0 cyfrowego wartość początkową zero.

Ładunek elektryczny dostarczany za pomocą pierwszego źródła prądowego I jest gromadzony w kondensatorze próbkującym C_n , który jako jedyny jest wówczas połączony z drugim biegunem źródła prądowego I poprzez szynę L oraz zamknięty łącznik S_{Ln} . Gromadzenie ładunku w kondensatorze próbkującym C_n powoduje stopniowy wzrost panującego na nim napięcia U_n , które jest porównywane przez komparator $K2$ z napięciem przetwarzanym U_{IN} .

Gdy napięcie U_n narastające na kondensatorze próbkującym C_n osiągnie wielkość napięcia przetwarzanego U_{IN} , co jest równoznaczne z odwzorowaniem wielkości napięcia przetwarzanego U_{IN} proporcjonalną do niej wielkością ładunku elektrycznego zgromadzonego w kondensatorze próbkującym C_n , wówczas moduł sterujący CM , na podstawie sygnału wyjściowego komparatora $K2$, powoduje przy pomocy sygnału sterującego z wyjścia A_1 wyłączenie pierwszego źródła prądowego I , przy pomocy sygnału sterującego z wyjścia I_n powoduje otwarcie łącznika S_{Ln} i odłączenie górnej okładki kondensatora próbkującego C_n od szyny L oraz jednocześnie przełączenie przełącznika S_{Gn} i połączenie dolnej okładki kondensatora C_n ze źródłem napięcia pomocniczego U_H , zaś przy pomocy sygnału sterującego z wyjścia A_U powoduje przełączenie przełącznika S_U i połączenie wejścia odwracającego komparatora $K2$ ze źródłem napięcia odniesienia U_L . Następnie moduł sterujący CM kondensatorowi próbkującemu C_n przypisuje funkcję kondensatora źródłowego C_i , którego indeks jest określany za wartością rejestru indeksu kondensatora źródłowego C modułu CM , poprzez wpisanie do tego rejestru

wartości indeksu kondensatora próbkującego C_n . Jednocześnie moduł sterujący CM przypisuje kondensatorowi C_{n-1} o największej pojemności w zespole A funkcję kondensatora docelowego C_k , którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego C_k modułu CM , poprzez wpisanie do tego rejestru wartości indeksu kondensatora C_{n-1} , po czym moduł CM przy pomocy sygnału sterującego z wyjścia I_k powoduje zamknięcie łącznika S_{Gk} i połączenie górnej okładki kondensatora docelowego C_k z szyną L oraz równoczesne przełączenie przełącznika S_{Lk} i połączenie dolnej okładki kondensatora C_k z masą układu. Następnie moduł sterujący CM powoduje przy pomocy sygnału sterującego z wyjścia A_j włączenie drugiego źródła prądowego J , za pomocą którego ładunek elektryczny jest przenoszony z kondensatora źródłowego C_i poprzez szynę H i szynę L do kondensatora docelowego C_k (Fig. 4), przy czym w trakcie przenoszenia ładunku napięcie U_i na kondensatorze źródłowym C_i stopniowo maleje i jednocześnie napięcie U_k na kondensatorze docelowym C_k stopniowo rośnie.

W przypadku, gdy podczas przenoszenia ładunku elektrycznego napięcie U_k na aktualnym kondensatorze docelowym C_k osiągnie wielkość napięcia odniesienia U_L , wówczas na podstawie sygnału wyjściowego komparatora $K2$ moduł sterujący CM przypisuje odpowiedniemu bitowi b_k słowa cyfrowego wartość jeden, a przy pomocy sygnału sterującego z wyjścia I_k powoduje otwarcie łącznika S_{Lk} i odłączenie górnej okładki kondensatora docelowego C_k od szyny L oraz równoczesne przełączenie przełącznika S_{Gk} i połączenie dolnej okładki kondensatora C_k ze źródłem napięcia pomocniczego U_H . Następnie moduł sterujący CM przypisuje funkcję kondensatora docelowego C_k następnemu w kolejności kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, poprzez zmniejszenie o jeden zawartości rejestru indeksu kondensatora docelowego C_k , po czym przy pomocy sygnału sterującego z wyjścia I_k powoduje zamknięcie łącznika S_{Lk} i połączenie górnej okładki nowego kondensatora docelowego C_k z szyną L oraz równoczesne przełączenie przełącznika S_{Gk} i połączenie dolnej okładki kondensatora C_k z masą układu.

W przypadku, gdy podczas przenoszenia ładunku elektrycznego napięcie U_i na kondensatorze źródłowym C_i osiągnie wartość zero, wówczas na podstawie sygnału wyjściowego komparatora $K1$ moduł sterujący CM przy pomocy sygnału sterującego z wyjścia D_i powoduje otwarcie łącznika S_{Hi} i odłączenie górnej okładki kondensatora źródłowego C_i od szyny H , a przy pomocy sygnału sterującego z wyjścia I_k powoduje otwarcie łącznika S_{Lk} i odłączenie górnej okładki kondensatora docelowego C_k od szyny L oraz równoczesne przełączenie przełącznika S_{Gk} i połączenie jego dolnej okładki ze źródłem napięcia pomocniczego U_H . Następnie moduł CM przypisuje funkcję kondensatora źródłowego C_i kondensatorowi, który do tej pory pełnił funkcję kondensatora docelowego C_k poprzez wpisanie aktualnej zawartości rejestru indeksu kondensatora docelowego C_k do rejestru indeksu kondensatora źródłowego C_i , po czym przy pomocy sygnału sterującego z wyjścia D_i modułu CM powoduje zamknięcie łącznika S_{Hi} i połączenie górnej okładki nowego kondensatora źródłowego C_i z szyną H . Następnie moduł sterujący CM zmniejsza o jeden zawartość rejestru indeksu kondensatora docelowego C_k i przypisuje funkcję kondensatora docelowego C_k kolejnemu kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, po czym przy pomocy sygnału sterującego z wyjścia I_k moduł sterujący CM powoduje zamknięcie łącznika S_{Lk} i połączenie górnej okładki nowego kondensatora docelowego C_k z szyną L oraz równoczesne przełączenie przełącznika S_{Gk} i połączenie dolnej okładki kondensatora C_k z masą układu (Fig. 5). W obu przypadkach moduł sterujący CM kontynuuje proces redystrybucji ładunku elektrycznego na podstawie sygnałów wyjściowych komparatorów $K1$ i $K2$. Każde pojawienie się stanu aktywnego na wyjściu komparatora powoduje przypisanie funkcji kondensatora docelowego C_k następnemu w kolejności kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, natomiast każde pojawienie się stanu aktywnego na wyjściu komparatora $K1$ powoduje przypisanie funkcji kondensatora źródłowego C_i kondensatorowi zespołu A , który aktualnie pełnił funkcję kondensatora docelowego C_k i jednocześnie przypisanie funkcji kondensatora docelowego C_k następnemu w kolejności kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora pełniącego tę funkcję bezpośrednio wcześniej. Proces redystrybucji ładunku zostaje zakończony w chwili, gdy funkcję kondensatora docelowego C_k przestaje pełnić kondensator C_0 o najmniejszej pojemności w zespole A . Sytuacja taka występuje, gdy podczas przenoszenia ładunku do kondensatora C_0 na wyjściu komparatora $K1$ albo na wyjściu komparatora $K2$ pojawia się stan aktywny. Gdy stan aktywny pojawia się na wyjściu komparatora $K2$, moduł sterujący CM przypisuje bitowi b_0 wartości jeden.

Po zakończeniu procesu redystrybucji ładunku elektrycznego dostarczonego za pomocą pierwszego źródła prądowego I i zgromadzonego w kondensatorze próbkującym C_n oraz określeniu wartości wyjściowego słowa cyfrowego, złożonego z bitów $b_{n-1}, b_{n-2}, \dots, b_1, b_0$ moduł sterujący CM wprowadza wyjście sygnału zakończenia procesu przetwarzania $OutR$ w stan aktywny oraz powoduje wprowadzenie układu w stan relaksacji poprzez wyłączenie drugiego źródła prądowego J , przełączenie przełącznika S_U w pozycję łączącą wejście odwracające komparatora $K2$ ze źródłem napięcia odniesienia U_L , zamknięcie łączników $S_{Ln}, S_{Ln-1}, S_{Ln-2}, \dots, S_{L1}, S_{L0}$ i połączenie górnych okładek kondensatora próbkującego C_n i wszystkich kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zespołu A z szyną L oraz równoczesne przełączenie przełączników $S_{Gn}, S_{Gn-1}, S_{Gn-2}, \dots, S_{G1}, S_{G0}$ w pozycję łączące ich dolne okładki kondensatora próbkującego C_n i wszystkich kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zespołu A z masą układu, zamknięcie łącznika pierwszej szyny S_{Gall} i połączenie szyny L z masą układu, powodując całkowite rozładowanie kondensatora próbkującego C_n i wszystkich kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zespołu A , otwarcie łączników $S_{Hn-1}, S_{Hn-2}, \dots, S_{H1}, S_{H0}$ zespołu A , a także zamknięcie łącznika S_{Hn} i połączenie szyny H z szyną L i z masą układu (Fig. 2), uniemożliwiając pojawienie się na szynie H potencjału o przypadkowej wielkości.

Działanie innego wariantu układu, według wynalazku, polega na tym, że w chwili wykrycia przez moduł sterujący CM początku aktywnego stanu sygnału wyzwalającego na wejściu InS układu, moduł CM powoduje przy pomocy sygnału sterującego z wyjścia A_U przełączenie przełącznika S_U i połączenie wejścia odwracającego komparatora $K2$ ze źródłem napięcia przetwarzanego U_{IN} , przy pomocy sygnału sterującego z wyjścia D_{all} powoduje otwarcie łącznika S_{Gall} i odłączenie szyny L od masy układu, a przy pomocy sygnałów sterujących z wyjść $I_{n-2}, \dots, I_1, I_0$ powoduje otwarcie łączników $S_{Ln-2}, \dots, S_{L1}, S_{L0}$ i odłączenie górnych okładek kondensatorów $C_{n-2}, \dots, C_1, C_0$ zespołu A od szyny L oraz równoczesne przełączenie przełączników S_{Gn-2}, S_{G1}, S_{G0} i połączenie dolnych okładek kondensatorów $C_{n-2}, \dots, C_1, C_0$ ze źródłem napięcia pomocniczego U_H , zaś przy pomocy sygnału sterującego z wyjścia A_L powoduje włączenie pierwszego źródła prądowego I (Fig. 6). Jednocześnie moduł CM wprowadza wyjście sygnału zakończenia procesu przetwarzania $OutR$ w stan nieaktywny oraz przypisuje wszystkim bitom $b_{n-1}, b_{n-2}, \dots, b_1, b_0$ słowa cyfrowego wartość początkową zero. Ładunek elektryczny dostarczany za pomocą pierwszego źródła prądowego I jest gromadzony jednocześnie w kondensatorze próbkującym C_n i połączonym z nim równolegle kondensatorze C_{n-1} zespołu A , które jako jedyne są połączone z drugim biegunem źródła prądowego I poprzez szynę L i zamknięte łączniki S_{Ln} i S_{Ln-1} .

Gdy napięcie U_n narastające na kondensatorze próbkującym C_n osiągnie wielkość napięcia przetwarzanego U_{IN} , wówczas moduł sterujący CM , na podstawie sygnału wyjściowego komparatora $K2$ rozpoczyna nadzorowanie procesu redystrybucji zgromadzonego ładunku elektrycznego, który dobiega końca w chwili, gdy funkcję kondensatora docelowego C_k przestaje pełnić kondensator C_0 o najmniejszej pojemności w zespole A , po czym moduł sterujący CM wprowadza wyjście sygnału zakończenia procesu przetwarzania $OutR$ w stan aktywny oraz powoduje ponowne wprowadzenie układu w stan relaksacji.

„Sposób i układ do asynchronicznego przetwarzania wielkości napięcia elektrycznego na słowo cyfrowe”

Wykaz oznaczeń na rysunku

- A – zespół kondensatorów
- CM – moduł sterujący
- K1, K2 – komparatory
- I – pierwsze źródło prądowe
- J – drugie źródło prądowe
- U_L – źródło napięcia odniesienia
- U_H – źródło napięcia pomocniczego
- U_{IN} – źródło napięcia przetwarzanego
- U_{DD} – źródło napięcia zasilającego
- InS – wejście sygnału wyzwalającego
- In1, In2 – wejścia sterujące modułu sterującego
- B – wyjście cyfrowe modułu sterującego
- E – zestaw wyjść sterujących modułu sterującego
- OutR – wyjście sygnału zakończenia procesu przetwarzania

L – pierwsza szyna
 H – druga szyna
 $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ – kondensatory zespołu A
 C_n – kondensator próbkujący
 C_i – kondensator źródłowy
 C_k – kondensator docelowy
 $U_{n-1}, U_{n-2}, \dots, U_1, U_0$ – napięcie na kondensatorach zespołu A
 U_n – napięcie na kondensatorze próbkującym
 U_i – napięcie na kondensatorze źródłowym
 U_k – napięcie na kondensatorze docelowym
 $b_{n-1}, b_{n-2}, \dots, b_1, b_0$ – bity słowa cyfrowego
 $S_{Ln}, S_{Ln-1}, S_{Ln-2}, \dots, S_{L1}, S_{L0}$ – pierwsze łączniki
 $S_{Hn}, S_{Hn-1}, S_{Hn-2}, \dots, S_{H1}, S_{H0}$ – drugie łączniki
 $S_{Gn}, S_{Gn-1}, S_{Gn-2}, \dots, S_{G1}, S_{G0}$ – przełączniki
 S_{Gall} – łącznik pierwszej szyny
 S_U – przełącznik napięcia
 A_i, A_j, A_U – wyjścia sterujące modułu sterującego
 $I_n, I_{n-1}, I_{n-2}, \dots, I_1, I_0$ – wyjścia sterujące modułu sterującego
 $D_n, D_{n-1}, D_{n-2}, \dots, D_0, D_{Gall}$ – wyjścia sterujące modułu sterującego.

Zastrzeżenia patentowe

1. Sposób asynchronicznego przetwarzania wielkości napięcia elektrycznego na słowo cyfrowe polegający na wykrywaniu za pomocą modułu sterującego początku aktywnego stanu sygnału wyzwalającego, odwzorowywaniu wielkości przetwarzanego napięcia proporcjonalną do niej wielkością ładunku elektrycznego, który dostarcza się za pomocą źródła prądowego i gromadzi się w kondensatorze próbkującym, porównując równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze próbkującym z napięciem przetwarzanym, aż do chwili, gdy napięcie na kondensatorze próbkującym jest równe napięciu przetwarzanemu, a następnie przypisaniu za pomocą modułu sterującego kondensatorowi próbkującemu funkcji kondensatora źródłowego, którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego modułu sterującego, poprzez wpisanie do tego rejestru wartości indeksu kondensatora próbkującego oraz równoczesnemu przypisaniu za pomocą modułu sterującego kondensatorowi o największej pojemności w zespole kondensatorów, takich że pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego funkcji kondensatora docelowego, którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego modułu sterującego, poprzez wpisanie do tego rejestru wartości indeksu kondensatora o największej pojemności w zespole oraz realizowaniu procesu redystrybucji zgromadzonego ładunku elektrycznego, przy czym proces ten nadzoruje się za pomocą modułu sterującego na podstawie sygnału wyjściowego pierwszego komparatora, za pomocą którego kontroluje się napięcie na kondensatorze źródłowym oraz sygnału wyjściowego drugiego komparatora, za pomocą którego porównuje się napięcie narastające na kondensatorze docelowym z napięciem odniesienia, a proces redystrybucji ładunku kontynuuje się aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego przez kondensator o najmniejszej pojemności w zespole kontrolowane równocześnie za pomocą pierwszego komparatora napięcie na aktualnym kondensatorze źródłowym jest równe zero albo porównywane równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze o najmniejszej pojemności w zespole jest równe napięciu odniesienia, przy czym bitom słowa cyfrowego przyporządkowanym kondensatorom zespołu, na których uzyskano napięcie równe napięciu odniesienia, przypisuje się za pomocą modułu sterującego wartość jeden, natomiast pozostałym bitom tego słowa przypisuje się wartość zero, **znamienny tym**, że po uzyskaniu na kondensatorze próbkującym (C_n) napięcia (U_n) równego napięciu przetwarzanemu (U_{in}) i po wpisaniu za pomocą modułu sterującego (CM) wartości odpowiednich indeksów do rejestru indeksu kondensatora źródłowego (C_i) modułu sterującego (CM) oraz do rejestru indeksu kondensatora docelowego (C_k) modułu sterującego (CM) zgromadzony ładunek elektryczny poddaje się procesowi redystrybucji, w trakcie którego ładunek przenosi się z kondensatora źródłowego (C_i) do kondensatora docelowego (C_k) za pomocą drugiego źródła prądowego (J) o wydajności różnej od

wydajności pierwszego źródła prądowego (I), a proces redystrybucji ładunku elektrycznego kontynuuje się w znany sposób aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego (C_k) przez kondensator (C_0) o najmniejszej pojemności w zespole (A) kontrolowane równocześnie za pomocą pierwszego komparatora ($K1$) napięcie (U_i) na aktualnym kondensatorze źródłowym (C_i) jest równe zero albo porównywane równocześnie za pomocą drugiego komparatora ($K2$) napięcie (U_0) narastające na kondensatorze (C_0) jest równe napięciu odniesienia (U_L).

2. Sposób przetwarzania według zastrz. 1, **znamienny tym**, że po wykryciu za pomocą modułu sterującego (CM) początku aktywnego stanu sygnału wyzwalającego ładunek elektryczny odwzorowujący wielkość napięcia przetwarzanego (U_{IN}) dostarcza się za pomocą pierwszego źródła prądowego (I) i gromadzi się jednocześnie w kondensatorze (C_{n-1}) o największej pojemności w zespole (A) i połączonym z nim równolegle kondensatorze próbkującym (C_n) o pojemności nie mniejszej od pojemności kondensatora (C_{n-1}) zespołu (A), porównując równocześnie za pomocą drugiego komparatora ($K2$) napięcie (U_n) narastające na kondensatorze próbkującym (C_n) z napięciem przetwarzanym (U_{IN}) aż do chwili, gdy napięcie (U_n) jest równe napięciu przetwarzanemu (U_{IN}), po czym, za pomocą modułu sterującego (CM) przypisuje się kondensatorowi próbkującemu (C_n) funkcję kondensatora źródłowego (C_i), którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego (C_i) modułu sterującego (CM), wpisując do tego rejestru wartość indeksu kondensatora próbkującego (C_n), a kondensatorowi (C_{n-1}) o największej pojemności w zespole (A) przypisuje się funkcję kondensatora docelowego (C_k), którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego (C_k) modułu sterującego (CM), wpisując do tego rejestru wartość indeksu kondensatora (C_{n-1}) o największej pojemności w zespole (A), a następnie realizuje się proces redystrybucji zgromadzonego ładunku elektrycznego, w trakcie którego ładunek elektryczny przenosi się z kondensatora źródłowego (C_i) do kondensatora docelowego (C_k) za pomocą drugiego źródła prądowego (J) o wydajności różnej od wydajności pierwszego źródła prądowego (I), a proces redystrybucji ładunku kontynuuje się w znany sposób aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego (C_k) przez kondensator (C_0) o najmniejszej pojemności w zespole (A) kontrolowane równocześnie za pomocą pierwszego komparatora ($K1$) napięcie (U_i) na aktualnym kondensatorze źródłowym (C_i) jest równe zero albo porównywane równocześnie za pomocą drugiego komparatora ($K2$) napięcie (U_0) narastające na kondensatorze (C_0) jest równe napięciu odniesienia (U_L).

3. Układ do asynchronicznego przetwarzania wielkości napięcia elektrycznego na słowo cyfrowe zawierający zespół kondensatorów, którego wejścia sterujące są połączone z zestawem wyjść sterujących modułu sterującego, a moduł sterujący jest wyposażony w wyjście cyfrowe, wyjście sygnału zakończenia procesu przetwarzania, wejście sygnału wyzwalającego oraz dwa wejścia sterujące z których pierwsze wejście sterujące jest połączone z wyjściem pierwszego komparatora, którego wejścia są połączone z jedną parą wyjść zespołu kondensatorów, a drugie wejście sterujące modułu sterującego jest połączone z wyjściem drugiego komparatora, którego wejścia są połączone z drugą parą wyjść zespołu kondensatorów, a ponadto do zespołu kondensatorów jest podłączone źródło napięcia przetwarzanego, źródło napięcia zasilania, źródło napięcia pomocniczego i źródło napięcia odniesienia, kondensator próbkujący oraz co najmniej jedno sterowane źródło prądowe, którego wejście sterujące jest połączone z wyjściem sterującym modułu sterującego, **znamienny tym**, że do zespołu kondensatorów (A) jest podłączone drugie sterowane źródło prądowe (J), którego wejście sterujące jest połączone z wyjściem sterującym (A_J) modułu sterującego (CM).

4. Układ według zastrz. 3, **znamienny tym**, że zespół (A) zawiera n kondensatorów (C_{n-1} , C_{n-2} , ..., C_1 , C_0), przy czym pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego, a do zespołu (A) jest dołączony kondensator próbkujący (C_n), którego górna okładka jest połączona poprzez zamknięty pierwszy łącznik (S_{Ln}) z pierwszą szyną (L), z którą są połączone również górne okładki wszystkich kondensatorów (C_{n-1} , C_{n-2} , ..., C_1 , C_0) zespołu (A) poprzez otwarte pierwsze łączniki (S_{Ln-1} , S_{Ln-2} , ..., S_{L1} , S_{L0}), przy czym górna okładka kondensatora próbkującego (C_n) jest równocześnie połączona poprzez zamknięty drugi łącznik (S_{Hn}) z drugą szyną (H), z którą są połączone również górne okładki wszystkich kondensatorów (C_{n-1} , C_{n-2} , ..., C_1 , C_0) zespołu (A) poprzez otwarte drugie łączniki (S_{Hn-1} , S_{Hn-2} , ..., S_{H1} , S_{H0}), a dolna okładka kondensatora próbkującego (C_n) jest połączona z masą układu poprzez przełącznik (S_{Gn}), którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy przełącznika (S_{Gn}) jest połączony ze źródłem napięcia pomocniczego (U_H) i równocześnie z wejściem nieodwracającym pierwszego komparatora ($K1$), a dolne okładki wszystkich kondensatorów (C_{n-1} , C_{n-2} , ..., C_1 , C_0) zespołu (A) są połączone ze źródłem napięcia pomocniczego (U_H) poprzez

przełączniki ($S_{Gn-1}, S_{Gn-2}, \dots, S_{G1}, S_{G0}$), których styki ruchome są zwarte z ich drugimi stykami nieruchomymi, zaś pierwsze styki nieruchome przełączników ($S_{Gn-1}, S_{Gn-2}, \dots, S_{G1}, S_{G0}$) są połączone z masą układu, natomiast pierwsza szyna (L) jest połączona z masą układu poprzez otwarty łącznik pierwszej szyny (S_{Gall}) oraz z wejściem nieodwracającym drugiego komparatora ($K2$), którego wejście odwracające jest połączone ze źródłem napięcia przetwarzanego (U_{IN}) poprzez przełącznik napięcia (S_U), którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy przełącznika (S_U) jest połączony ze źródłem napięcia odniesienia (U_L), zaś druga szyna (H) jest połączona z wejściem odwracającym pierwszego komparatora ($K1$), ponadto wejścia sterujące pierwszego łącznika (S_{Ln}) i pierwszych łączników ($S_{Ln-1}, S_{Ln-2}, \dots, S_{L1}, S_{L0}$) zespołu (A) oraz przełącznika (S_{Gn}) i przełączników ($S_{Gn-1}, S_{Gn-2}, \dots, S_{G1}, S_{G0}$) zespołu (A) są ze sobą sprzężone i są połączone z odpowiednimi wyjściami sterującymi (I_n) i ($I_{n-1}, I_{n-2}, \dots, I_1, I_0$) zestawu wyjść sterujących (E) modułu sterującego (CM), a wejścia sterujące drugiego łącznika (S_{Hn}) i drugich łączników ($S_{Hn-1}, S_{Hn-2}, \dots, S_{H1}, S_{H0}$) zespołu (A) oraz łącznika pierwszej szyny (S_{Gall}) są połączone z odpowiednimi wyjściami sterującymi i (D_n) i ($D_{n-1}, D_{n-2}, \dots, D_1, D_0$), oraz (D_{all}) zestawu wyjść sterujących (E) modułu (CM), natomiast wejście sterujące przełącznika napięcia (S_U) jest połączone z wyjściem sterującym (A_U) modułu sterującego (CM), zaś jeden biegun pierwszego źródła prądowego (I) jest połączony ze źródłem napięcia zasilającego (U_{DD}), a drugi biegun pierwszego źródła prądowego (I) jest połączony z pierwszą szyną (L), z którą jest połączony także drugi biegun drugiego źródła prądowego (J), a pierwszy biegun drugiego źródła prądowego (J) jest połączony z drugą szyną (H), zaś wejście sterujące pierwszego źródła prądowego (I) jest połączone z wyjściem sterującym (A_I) modułu sterującego (CM), a wejście sterujące drugiego źródła prądowego (J) jest połączone z wyjściem sterującym (A_J) modułu sterującego (CM).

5. Układ według zastrz. 4, **znamienny tym**, że kondensator próbkujący (C_n) o pojemności nie mniejszej od pojemności kondensatora (C_{n-1}) o największej pojemności w zespole (A) jest połączony równolegle z kondensatorem (C_{n-1}) o największej pojemności w zespole (A) poprzez pierwszą szynę (L) oraz masę układu tak, że górna okładka kondensatora (C_{n-1}) jest połączona poprzez zamknięty pierwszy łącznik (S_{Ln-1}), z pierwszą szyną (L), a dolna okładka kondensatora (C_{n-1}) jest połączona z masą układu poprzez przełącznik (S_{Gn-1}), którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, zaś drugi styk nieruchomy przełącznika (S_{Gn-1}) jest połączony ze źródłem napięcia pomocniczego (U_H).

Rysunki

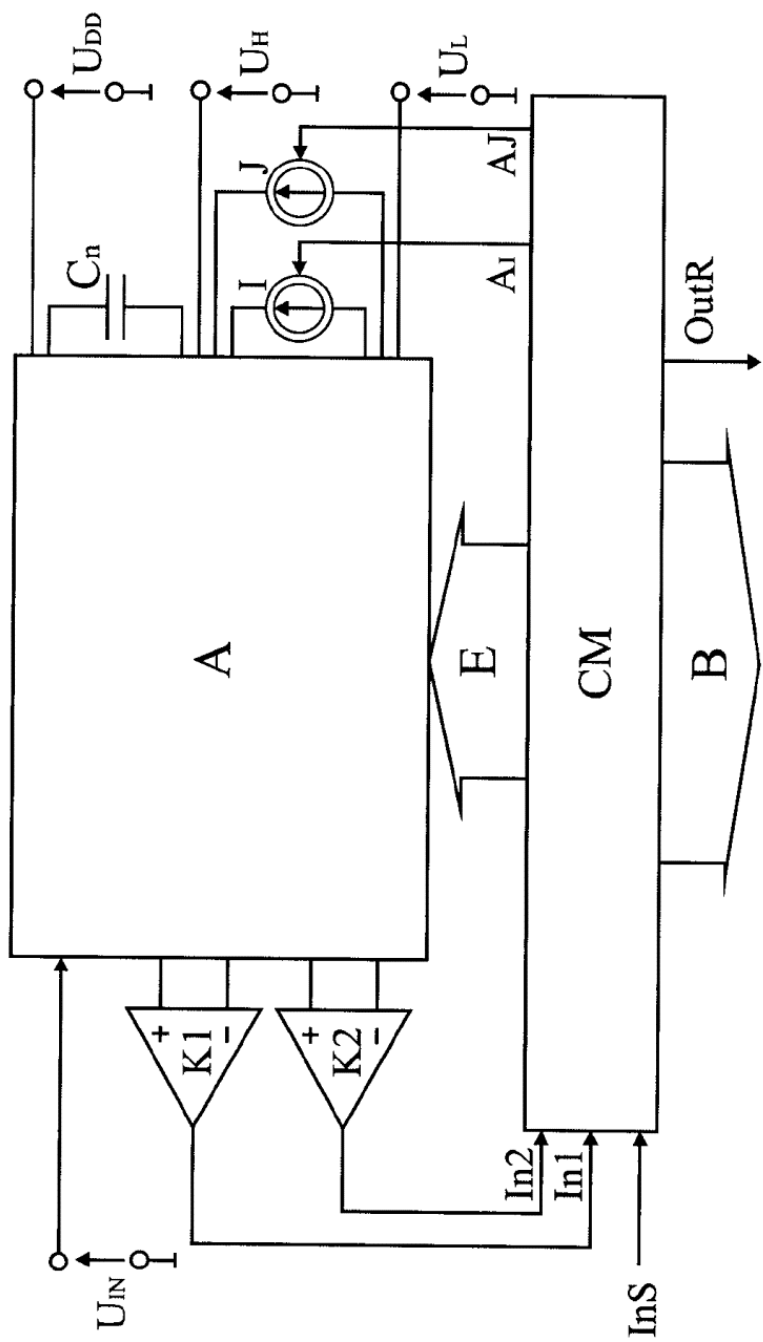


Fig. 1

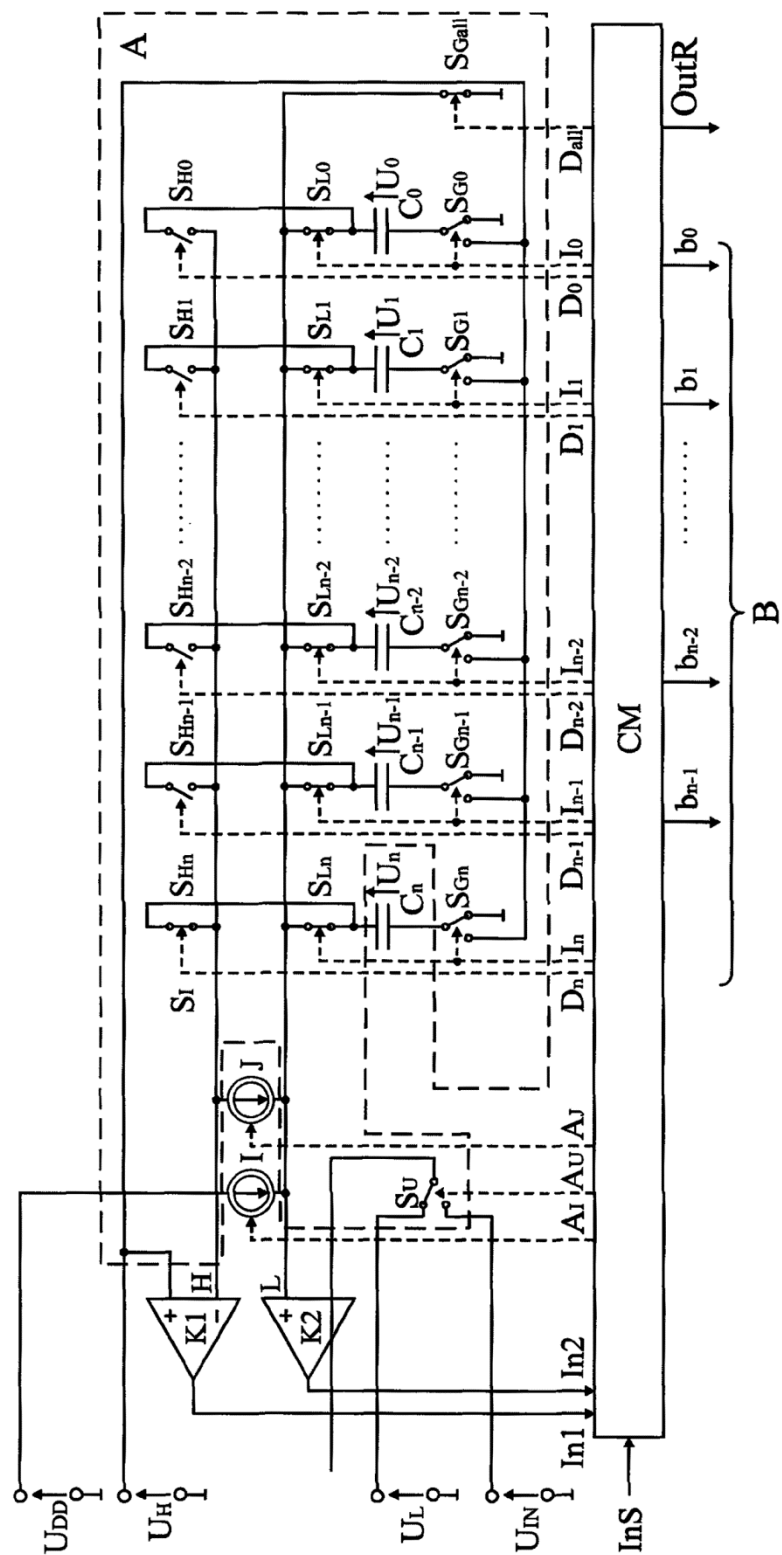


Fig. 2

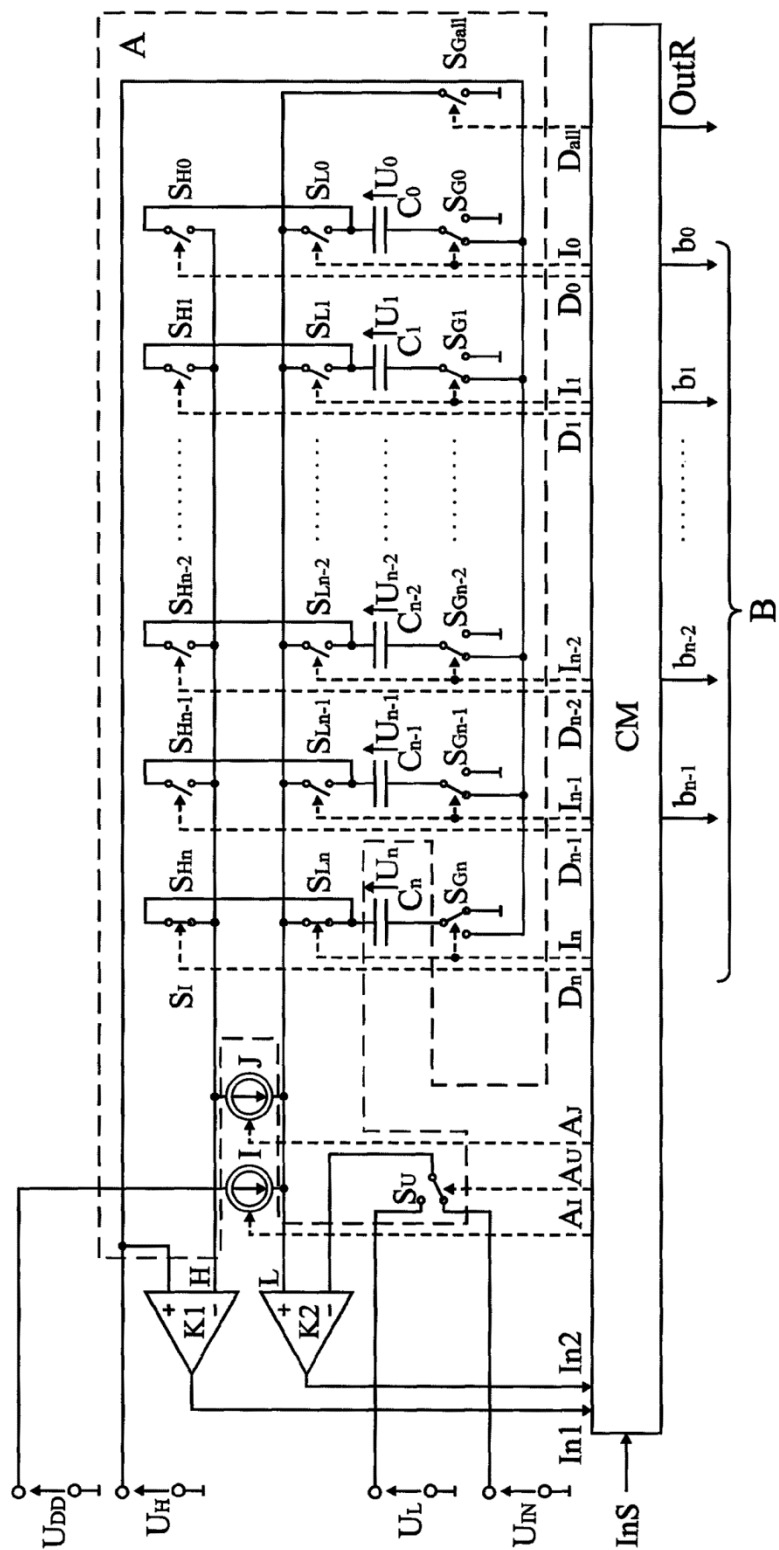


Fig. 3

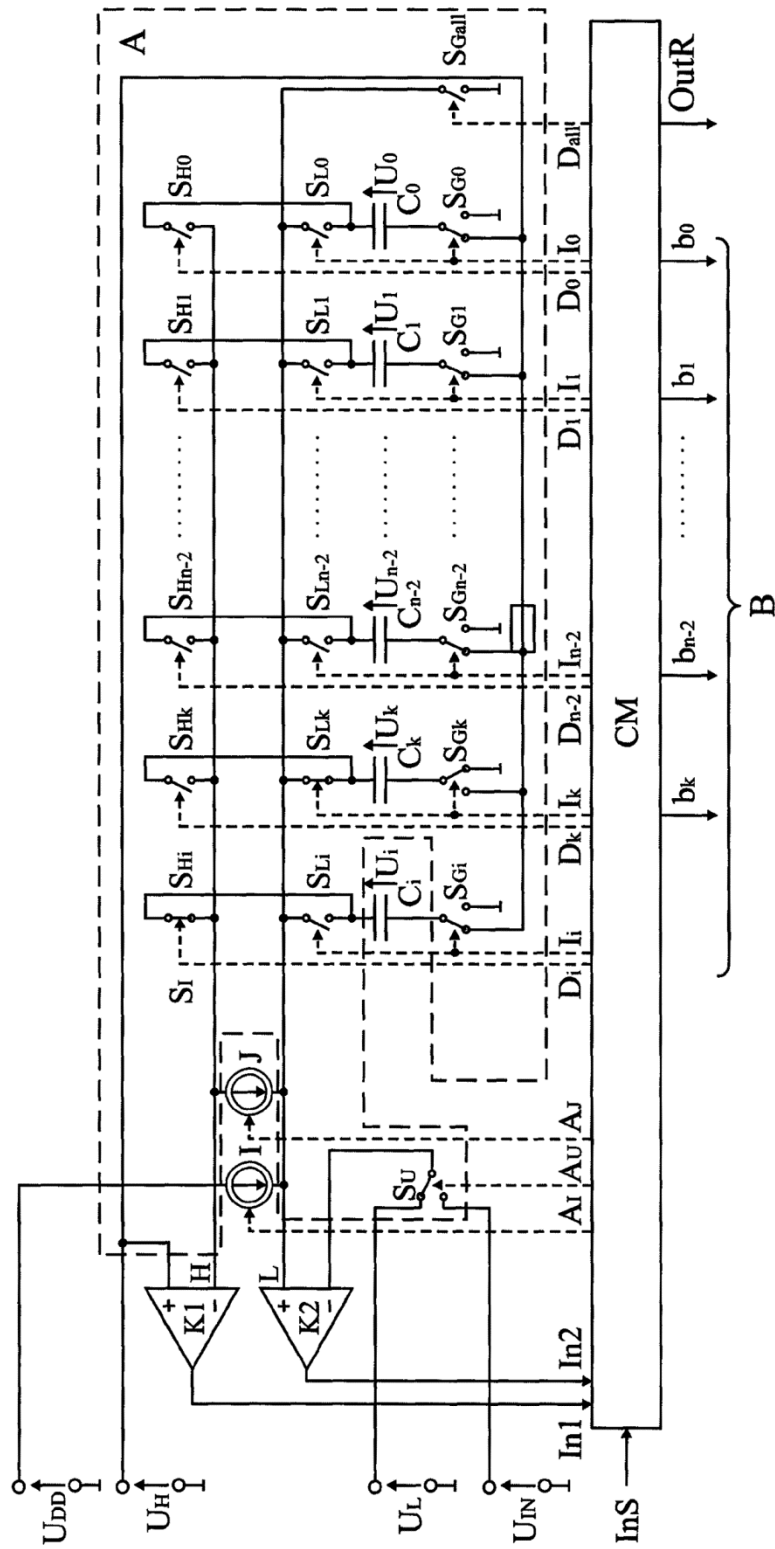


Fig. 4

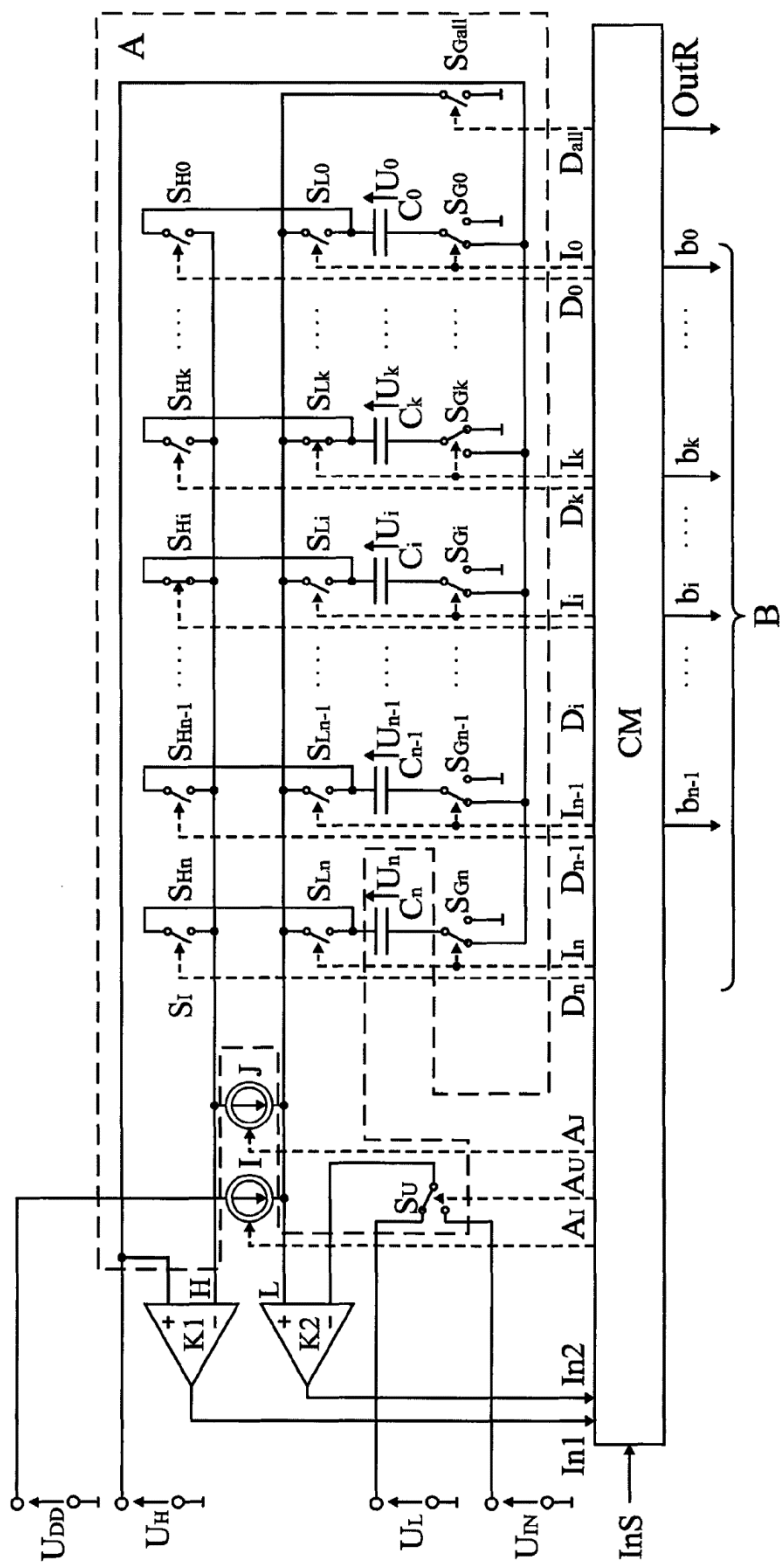


Fig. 5

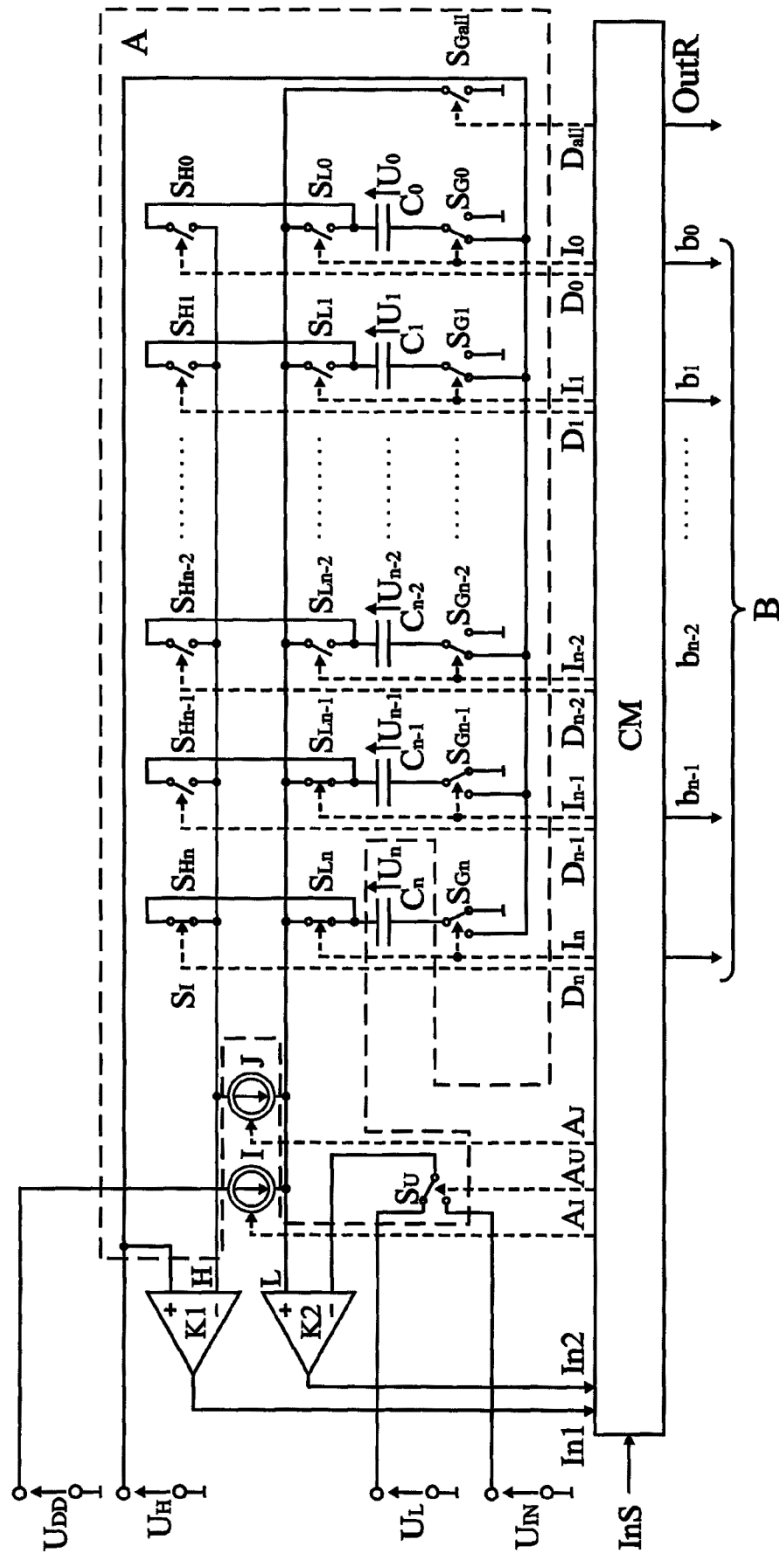


Fig. 6

