

RZECZPOSPOLITA
POLSKA



Urząd Patentowy
Rzeczypospolitej Polskiej

(12) **OPIS PATENTOWY**

(19) **PL**

(11) **220486**

(13) **B1**

(21) Numer zgłoszenia: **391419**

(22) Data zgłoszenia: **05.06.2010**

(51) Int.Cl.

H03M 1/00 (2006.01)

H03M 1/38 (2006.01)

H03M 1/14 (2006.01)

(54) **Sposób i układ do przetwarzania wielkości ładunku elektrycznego na słowo cyfrowe**

(43) Zgłoszenie ogłoszono:

19.12.2011 BUP 26/11

(45) O udzieleniu patentu ogłoszono:

30.10.2015 WUP 10/15

(73) Uprawniony z patentu:

**AKADEMIA GÓRNICZO-HUTNICZA
IM. STANISŁAWA STASZICA W KRAKOWIE,
Kraków, PL**

(72) Twórca(y) wynalazku:

**DARIUSZ KOŚCIELNIK, Kraków, PL
MAREK MIŚKOWICZ, Kraków, PL**

(74) Pełnomocnik:

rzecz. pat. Barbara Kopta

PL 220486 B1

Opis wynalazku

Przedmiotem wynalazku jest sposób i układ do przetwarzania wielkości ładunku elektrycznego na słowo cyfrowe, znajdujący zastosowanie w systemach kontrolno-pomiarowych.

Znany z literatury technicznej (James McCreary, Paul R. Gray „A High-Speed, All-MOS Successive-Approximation Weighted Capacitor A/D Conversion Technique”, IEEE International Solid-State Circuits Conference, February 12, 1975, str. 38 ÷ 39) sposób przetwarzania sygnału analogowego na sygnał cyfrowy wykorzystuje redystrybucję ładunku elektrycznego w układzie kondensatorów, przeprowadzaną zgodnie z metodą kolejnych przybliżeń. Jego pierwszym etapem jest próbkowanie chwilowej wielkości napięcia wejściowego, polegające na zgromadzeniu w układzie równolegle połączonych kondensatorów ładunku elektrycznego o wielkości wprost proporcjonalnej do wielkości napięcia wejściowego. Pojemność każdego następnego kondensatora układu jest przy tym dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego, a ponadto jedna z okładek każdego kondensatora jest połączona z pierwszą wspólną szyną. Po zakończeniu próbkowania przeprowadza się proces przetwarzania wielkości zgromadzonego ładunku na słowo cyfrowe przez jego odpowiednią redystrybucję pomiędzy poszczególne kondensatory układu. Proces przetwarzania rozpoczyna się od przeniesienia drugiej okładki kondensatora o największej pojemności na potencjał odniesienia o ustalonej wielkości. Stan wykorzystywanych w tym celu przełączników nadzoruje synchroniczny, sekwencyjny układ sterujący, wytwarzający odpowiednie sygnały sterujące. Wymuszona w ten sposób redystrybucja ładunku elektrycznego pomiędzy poszczególne kondensatory układu powoduje zmianę wypadkowego potencjału pierwszej wspólnej szyny. Potencjał ten porównuje się za pomocą komparatora z potencjałem masy układu. Jeżeli po dokonaniu zmiany potencjału drugiej okładki danego kondensatora wypadkowy potencjał pierwszej wspólnej szyny jest większy od potencjału masy układu, to okładce tej przywraca się potencjał masy układu, a bitowi słowa cyfrowego odpowiadającemu temu kondensatorowi przypisuje się wartość zero. W przeciwnym przypadku drugą okładkę danego kondensatora pozostawia się na potencjale odniesienia, a odpowiedniemu bitowi słowa cyfrowego przypisuje się wartość jeden. Następnie, za pomocą układu sterowania zmienia się potencjał drugiej okładki kolejnego kondensatora o dwukrotnie mniejszej pojemności, po czym cykl ten powtarza się, aż do wygenerowania całego słowa cyfrowego o liczbie bitów równej n , przy czym czas próbkowania oraz czas trwania kolejnych etapów procesu przetwarzania jest wyznaczany długością okresu sygnału zegara taktującego pracę układu.

Znany z artykułu (James McCreary, Paul R. Gray „A High-Speed, All-MOS Successive-Approximation Weighted Capacitor A/D Conversion Technique”, IEEE International Solid-State Circuits Conference, February 12, 1975, str. 38 ÷ 39) analogowo-cyfrowy przetwornik wielkości napięcia elektrycznego zawiera kondensatorowy układ sukcesywnej aproksymacji, którego jedno wejście jest połączone ze źródłem przetwarzanego napięcia wejściowego, a drugie ze źródłem napięcia odniesienia, zaś wyjście poprzez komparator jest połączone z wejściem sekwencyjnego układu sterowania. Sekwencyjny układ sterowania jest wyposażony w wyjście cyfrowe oraz wyjście sygnału zegara, taktującego przebieg procesu przetwarzania. Dwa wyjścia sterujące sekwencyjnego układu sterowania są połączone z komparatorem, a kolejne wyjścia sterujące są podłączone do kondensatorowego układu sukcesywnej aproksymacji. Kondensatorowy układ sukcesywnej aproksymacji zawiera podzespół $n-1$ kondensatorów o binarnym stosunku pojemności oraz dodatkowy kondensator, przy czym pierwsza okładka każdego kondensatora podzespołu jest połączona z pierwszą wspólną szyną, a pojemność dodatkowego kondensatora jest równa pojemności najmniejszego kondensatora podzespołu. Drugie okładki kondensatorów podzespołu są połączone z drugą wspólną szyną poprzez przełączniki, których drugie styki nieruchome są połączone z masą układu. Pierwsza wspólna szyna jest połączona z wejściem nieodwracającym komparatora, a druga wspólna szyna jest połączona poprzez kolejny przełącznik ze źródłem napięcia wejściowego albo ze źródłem napięcia odniesienia, zaś wejście odwracające komparatora jest połączone z masą układu.

Sposób, według wynalazku, polegający na gromadzeniu ładunku elektrycznego w co najmniej jednym kondensatorze oraz przetwarzaniu wielkości ładunku elektrycznego na słowo cyfrowe o liczbie bitów równej n znamienny tym, że ładunek elektryczny gromadzi się w zespole kondensatorów, przy czym pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego, a gromadzenie ładunku

rozpoczyna się od kondensatora o największej pojemności w zespole i realizuje się podczas trwania aktywnego stanu sygnału bramkującego, wykrywanego za pomocą modułu sterującego albo do momentu, gdy porównywane równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze, w którym gromadzi się ładunek jest równe napięciu odniesienia, a w tym przypadku kontynuuje się gromadzenie ładunku w kolejnym kondensatorze zespołu o pojemności dwukrotnie mniejszej od pojemności kondensatora, w którym gromadzono ładunek bezpośrednio wcześniej, porównując równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze, w którym aktualnie gromadzi się ładunek z napięciem odniesienia i cykl ten powtarza się aż do chwili zakończenia trwania aktywnego stanu sygnału bramkującego, wykrywanej za pomocą modułu sterującego. Następnie kondensatorowi zespołu, będącemu ostatnim kondensatorem, w którym gromadzono ładunek przypisuje się za pomocą modułu sterującego funkcję kondensatora źródłowego, którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego modułu sterującego, wpisując do tego rejestru wartość indeksu kondensatora, będącego ostatnim kondensatorem, w którym gromadzono ładunek oraz następnemu w kolejności kondensatorowi zespołu o pojemności dwukrotnie mniejszej od pojemności kondensatora źródłowego przypisuje się za pomocą modułu sterującego funkcję kondensatora docelowego, którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego modułu sterującego, wpisując do tego rejestru zmniejszoną o jeden zawartość rejestru indeksu kondensatora źródłowego. Następnie ładunek elektryczny zgromadzony w kondensatorze źródłowym przenosi się za pomocą źródła prądowego do kondensatora docelowego i równocześnie za pomocą drugiego komparatora porównuje się napięcie narastające na kondensatorze docelowym z napięciem odniesienia oraz kontroluje się za pomocą pierwszego komparatora napięcie na kondensatorze źródłowym. Gdy w trakcie przenoszenia ładunku napięcie kontrolowane za pomocą pierwszego komparatora na kondensatorze źródłowym jest równe zero, wówczas na podstawie sygnału wyjściowego pierwszego komparatora za pomocą modułu sterującego aktualnemu kondensatorowi docelowemu przypisuje się funkcję kondensatora źródłowego, wpisując do rejestru indeksu kondensatora źródłowego modułu sterującego aktualną zawartość rejestru indeksu kondensatora docelowego, a funkcję kondensatora docelowego przypisuje się kolejnemu kondensatorowi zespołu o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, zmniejszając o jeden zawartość rejestru indeksu kondensatora docelowego i kontynuuje się przenoszenie ładunku za pomocą źródła prądowego z nowego kondensatora źródłowego do nowego kondensatora docelowego. Gdy w trakcie przenoszenia ładunku z kondensatora źródłowego do kondensatora docelowego porównywane równocześnie za pomocą drugiego komparatora napięcie na kondensatorze docelowym jest równe napięciu odniesienia, wówczas na podstawie sygnału wyjściowego drugiego komparatora funkcję kondensatora docelowego przypisuje się za pomocą modułu sterującego kolejnemu kondensatorowi zespołu o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, zmniejszając o jeden zawartość rejestru indeksu kondensatora docelowego i kontynuuje się przenoszenie ładunku z kondensatora źródłowego do nowego kondensatora docelowego. Proces ten nadal nadzoruje się za pomocą modułu sterującego na podstawie sygnałów wyjściowych komparatorów aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego przez kondensator o najmniejszej pojemności w zespole kontrolowane równocześnie za pomocą pierwszego komparatora napięcie na kondensatorze źródłowym jest równe zero albo porównywane równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze o najmniejszej pojemności w zespole jest równe napięciu odniesienia, przy czym bitom słowa cyfrowego przyporządkowanym kondensatorom zespołu, na których uzyskano napięcie o wartości napięcia odniesienia przypisuje się za pomocą modułu sterującego wartość jeden, a pozostałym bitom przypisuje się wartość zero.

W innej wersji sposób, według wynalazku, charakteryzuje się tym, że w czasie trwania aktywnego stanu sygnału bramkującego, wykrywanego z pomocą modułu sterującego, ładunek elektryczny gromadzi się w kondensatorze próbkującym, a po wykryciu za pomocą modułu sterującego końca stanu aktywnego sygnału bramkującego przypisuje się kondensatorowi próbkującemu za pomocą modułu sterującego funkcję kondensatora źródłowego, którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego modułu sterującego, wpisując do tego rejestru wartość indeksu kondensatora próbkującego, a kondensatorowi o największej pojemności w zespole przypisuje się funkcję kondensatora docelowego, którego indeks jest określany zawar-

tością rejestru indeksu kondensatora docelowego modułu sterującego, wpisując do tego rejestru wartość indeksu kondensatora o największej pojemności w zespole. Następnie proces przenoszenia ładunku elektrycznego za pomocą źródła prądowego z kondensatora źródłowego do kondensatora docelowego realizuje się na podstawie sygnałów wyjściowych komparatorów aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego przez kondensator o najmniejszej pojemności w zespole kontrolowane równocześnie za pomocą pierwszego komparatora napięcie na kondensatorze źródłowym jest równe zero albo porównywane równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze o najmniejszej pojemności w zespole jest równe napięciu odniesienia.

W kolejnej wersji sposób, według wynalazku, charakteryzuje się tym, że w czasie trwania aktywnego stanu sygnału bramkującego, wykrywanego za pomocą modułu sterującego ładunek elektryczny gromadzi się jednocześnie w kondensatorze o największej pojemności w zespole i połączonym z nim równolegle kondensatorze próbkującym o pojemności nie mniejszej od pojemności kondensatora o największej pojemności w zespole. Po wykryciu za pomocą modułu sterującego końca stanu aktywnego sygnału bramkującego, za pomocą modułu sterującego przypisuje się kondensatorowi próbkującemu funkcję kondensatora źródłowego, którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego modułu sterującego, wpisując do tego rejestru wartość indeksu kondensatora próbkującego, zaś kondensatorowi o największej pojemności w zespole przypisuje się funkcję kondensatora docelowego, którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego modułu sterującego, wpisując do tego rejestru wartość indeksu kondensatora o największej pojemności w zespole. Następnie proces przenoszenia ładunku elektrycznego za pomocą źródła prądowego z kondensatora źródłowego do kondensatora docelowego realizuje się na podstawie sygnałów wyjściowych komparatorów aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego przez kondensator o najmniejszej pojemności w zespole kontrolowane równocześnie za pomocą pierwszego komparatora napięcie na kondensatorze źródłowym jest równe zero albo porównywane równocześnie za pomocą drugiego komparatora napięcie narastające na kondensatorze o najmniejszej pojemności w zespole jest równe napięciu odniesienia.

Układ, według wynalazku, zawierający zespół kondensatorów oraz co najmniej jeden komparator połączony z wyposażonym w wyjście cyfrowe układem sterowania, którego wyjścia sterujące są połączone z zespołem kondensatorów charakteryzuje się tym, że wejście ładunku elektrycznego jest połączone z zespołem kondensatorów, którego wejścia sterujące są połączone z zestawem wyjść sterujących modułu sterującego, a moduł sterujący jest wyposażony w wyjście cyfrowe, wyjście sygnału zakończenia procesu przetwarzania, wejście sygnału bramkującego oraz dwa oddzielne wejścia sterujące, z których pierwsze jest połączone z wyjściem pierwszego komparatora, którego wejścia są połączone z jedną parą wyjść zespołu kondensatorów, a drugie wejście sterujące modułu sterującego jest połączone z wyjściem drugiego komparatora, którego wejścia są połączone z drugą parą wyjść zespołu kondensatorów. Ponadto do zespołu kondensatorów jest podłączone źródło napięcia pomocniczego i źródło napięcia odniesienia oraz sterowane źródło prądowe, którego wejście sterujące jest połączone z wyjściem sterującym modułu sterującego.

Zespół zawiera n kondensatorów, a pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego, przy czym każdemu kondensatorowi zespołu jest przyporządkowany odpowiedni bit wyjścia cyfrowego modułu sterującego. Górna okładka kondensatora o największej pojemności w zespole jest połączona poprzez zamknięty pierwszy łącznik z pierwszą szyną, z którą są połączone również górne okładki pozostałych kondensatorów zespołu poprzez otwarte pierwsze łączniki, przy czym górna okładka kondensatora o największej pojemności w zespole jest równocześnie połączona poprzez zamknięty drugi łącznik z drugą szyną, z którą są połączone również górne okładki pozostałych kondensatorów zespołu poprzez otwarte drugie łączniki. Dolna okładka kondensatora o największej pojemności w zespole jest połączona z masą układu poprzez przełącznik, którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy tego przełącznika jest połączony ze źródłem napięcia pomocniczego i równocześnie z wejściem nieodwracającym pierwszego komparatora, a dolne okładki pozostałych kondensatorów zespołu są połączone ze źródłem napięcia pomocniczego poprzez odpowiednie przełączniki, których styki ruchome są zwarte z ich drugimi stykami nieruchomymi, zaś pierwsze styki nieruchome tych przełączników są połączone z masą układu. Natomiast pierwsza szyna jest połączona z masą układu po-

przez otwarty łącznik pierwszej szyny oraz z wejściem nieodwracającym drugiego komparatora, którego wejście odwracające jest połączone ze źródłem napięcia odniesienia, zaś druga szyna jest połączona z wejściem odwracającym pierwszego komparatora. Wejścia sterujące pierwszych łączników i przełączników zespołu są ze sobą sprzężone i są połączone z odpowiednimi wyjściami sterującymi modułu sterującego, a wejścia sterujące drugich łączników oraz kolejnego łącznika są połączone z odpowiednimi wyjściami sterującymi modułu sterującego. Wejście ładunku elektrycznego jest połączone z pierwszą szyną poprzez zamknięty łącznik wejściowy, którego wejście sterujące jest połączone z wyjściem sterującym modułu sterującego. Natomiast jeden biegun źródła prądowego jest połączony z drugą szyną, a jego drugi biegun źródła prądowego jest połączony z pierwszą szyną, zaś wejście sterujące źródła prądowego jest połączone z następnym wyjściem sterującym modułu sterującego.

W innej wersji układu, według wynalazku, do zespołu kondensatorów jest dołączony kondensator próbkujący, przy czym górna okładka kondensatora próbkującego jest połączona poprzez zamknięty pierwszy łącznik z pierwszą szyną i równocześnie poprzez otwarty drugi łącznik z drugą szyną, natomiast jego dolna okładka jest połączona z masą układu poprzez przełącznik, którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy tego przełącznika jest połączony ze źródłem napięcia pomocniczego. Wejścia sterujące pierwszego łącznika i przełącznika są ze sobą sprzężone i połączone z wyjściem sterującym modułu sterującego, natomiast wejście sterujące drugiego łącznika jest połączone z oddzielnym wyjściem sterującym modułu sterującego. Jednocześnie górna okładka kondensatora o największej pojemności w zespole jest połączona poprzez otwarty pierwszy łącznik z pierwszą szyną oraz poprzez zamknięty drugi łącznik z drugą szyną. Natomiast dolna okładka kondensatora zespołu jest połączona ze źródłem napięcia pomocniczego poprzez przełącznik, którego styk ruchomy jest zwarty z jego drugim stykiem nieruchomym, zaś pierwszy styk nieruchomy przełącznika jest połączony z masą układu.

W kolejnej wersji układu, według wynalazku, do zespołu kondensatorów jest dołączony kondensator próbkujący o pojemności nie mniejszej od pojemności kondensatora o największej pojemności w zespole, przy czym kondensator próbkujący jest połączony równolegle z kondensatorem o największej pojemności w zespole poprzez pierwszą szynę oraz masę układu tak, że górna okładka kondensatora próbkującego jest połączona poprzez zamknięty pierwszy łącznik z pierwszą szyną, a jego dolna okładka jest połączona z masą układu poprzez przełącznik, którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, zaś drugi styk nieruchomy tego przełącznika jest połączony ze źródłem napięcia pomocniczego. Ponadto górna okładka kondensatora próbkującego jest połączona równocześnie poprzez otwarty drugi łącznik z drugą szyną, a wejścia sterujące pierwszego łącznika i przełącznika są ze sobą sprzężone i połączone z odpowiednim wyjściem sterującym modułu sterującego, a wejście sterujące drugiego łącznika jest połączone z oddzielnym wyjściem sterującym modułu sterującego.

Sposób i układ do przetwarzania wielkości ładunku elektrycznego na słowo cyfrowe, według wynalazku, cechuje prostota. Ponadto, wykorzystywanie zewnętrznego sygnału bramkującego oraz sygnałów wyjściowych komparatorów do wskazywania momentów dokonywania odpowiednich przełączeń w układzie po osiągnięciu przez układ kolejnego stanu, umożliwia wyeliminowanie zewnętrznego źródła sygnału taktującego, będącego dodatkowym odbiornikiem znacznych ilości energii, a tym samym powoduje istotne zmniejszenie zużycia energii elektrycznej przez układ przetwarzania.

Zastosowanie dodatkowego kondensatora próbkującego do gromadzenia przetwarzanego ładunku elektrycznego umożliwia uproszczenie sposobu sterowania pracą układu. Gromadzenie ładunku w dodatkowym kondensatorze próbkującym i jednocześnie w kondensatorze o największej pojemności w zespole umożliwia natomiast dwukrotne zmniejszenie wymaganej pojemności kondensatora próbkującego przy zachowaniu tej samej maksymalnej wielkości napięcia, jaka będzie osiągana na kondensatorze próbkującym, a także skrócenie czasu przenoszenia ładunku elektrycznego zgromadzonego w kondensatorze próbkującym do kolejnych kondensatorów układu.

Rozwiązanie, według wynalazku, jest uwidocznione w przykładzie wykonania na rysunku, na którym przedstawiono:

Fig. 1 – schemat blokowy układu,

Fig. 2 – schemat ideowy układu w stanie relaksacji,

- Fig. 3 – schemat układu w chwili rozpoczęcia gromadzenia ładunku elektrycznego w kondensatorze C_{n-1} zespołu,
- Fig. 4 – schemat układu podczas gromadzenia ładunku w kolejnym kondensatorze C_x zespołu,
- Fig. 5 – schemat układu podczas przenoszenia ładunku z kondensatora źródłowego C_i do kondensatora docelowego C_k ,
- Fig. 6 – schemat innej wersji układu z kondensatorem próbkującym C_n w stanie relaksacji,
- Fig. 7 – schemat innej wersji układu w chwili rozpoczęcia gromadzenia ładunku elektrycznego w kondensatorze próbkującym C_n ,
- Fig. 8 – schemat innej wersji układu w chwili rozpoczęcia przenoszenia ładunku z kondensatora źródłowego C_i do kondensatora docelowego C_k , dla $i=n$ oraz $k=n-1$,
- Fig. 9 – schemat kolejnej wersji układu w chwili rozpoczęcia gromadzenia ładunku elektrycznego w kondensatorze próbkującym C_n i w kondensatorze C_{n-1} połączonych ze sobą równolegle.

Sposób, według wynalazku, polega na tym, że ładunek elektryczny gromadzi się w zespole A kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$, przy czym pojemność każdego kondensatora zespołu A o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego. Gromadzenie rozpoczyna się od kondensatora C_{n-1} o największej pojemności w zespole A i realizuje się podczas trwania aktywnego stanu sygnału bramkującego, wykrywanego za pomocą modułu sterującego CM albo do momentu, gdy porównywane równocześnie za pomocą drugiego komparatora $K2$ napięcie U_{n-1} narastające na kondensatorze C_{n-1} jest równe napięciu odniesienia U_L . W tym przypadku kontynuuje się gromadzenie ładunku w kolejnym kondensatorze zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora, w którym gromadzono ładunek bezpośrednio wcześniej, porównując równocześnie za pomocą drugiego komparatora $K2$ napięcie narastające na kondensatorze, w którym aktualnie gromadzi się ładunek z napięciem odniesienia U_L . Cykl ten powtarza się aż do chwili zakończenia trwania aktywnego stanu sygnału bramkującego, wykrywanego za pomocą modułu sterującego CM , po czym kondensatorowi C_x zespołu A , będącemu ostatnim kondensatorem, w którym gromadzono ładunek przypisuje się za pomocą modułu sterującego CM funkcję kondensatora źródłowego C_i , którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego C_i , modułu CM , wpisując do tego rejestru wartość indeksu kondensatora C_x , a następnie w kolejności kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora źródłowego C_i przypisuje się za pomocą modułu sterującego CM funkcję kondensatora docelowego C_k , którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego C_k modułu CM , wpisując do tego rejestru zmniejszoną o jeden zawartość rejestru indeksu kondensatora źródłowego C_i . Następnie ładunek elektryczny zgromadzony w kondensatorze źródłowym C_i przenosi się za pomocą źródła prądowego I do kondensatora docelowego C_k i równocześnie za pomocą drugiego komparatora $K2$ porównuje się napięcie U_k narastające na kondensatorze docelowym C_k z napięciem odniesienia U_L oraz kontroluje się za pomocą pierwszego komparatora $K1$ napięcie na kondensatorze źródłowym C_i .

Gdy w trakcie przenoszenia ładunku napięcie U_i , kontrolowane za pomocą komparatora $K1$ na kondensatorze źródłowym C_i jest równe zero, wówczas na podstawie sygnału wyjściowego $K1$ komparatora $K1$ za pomocą modułu sterującego CM aktualnemu kondensatorowi docelowemu C_k przypisuje się funkcję kondensatora źródłowego C_i , wpisując do rejestru indeksu kondensatora źródłowego C_i , modułu CM aktualną zawartość rejestru indeksu kondensatora docelowego C_k , a funkcję kondensatora docelowego C_k przypisuje się kolejnemu kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, zmniejszając o jeden zawartość rejestru indeksu kondensatora docelowego C_k i kontynuuje się przenoszenie ładunku za pomocą źródła prądowego I z nowego kondensatora źródłowego C_i do nowego kondensatora docelowego C_k . Natomiast, gdy w trakcie przenoszenia ładunku z kondensatora źródłowego C_i do kondensatora docelowego C_k porównywane równocześnie za pomocą komparatora $K2$ napięcie U_k na kondensatorze docelowym C_k jest równe napięciu odniesienia U_L , wówczas na podstawie sygnału wyjściowego komparatora $K2$ funkcję kondensatora docelowego C_k przypisuje się za pomocą modułu sterującego CM kolejnemu kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, zmniejszając o jeden zawartość rejestru indeksu kondensatora docelowego C_k i kontynuuje się przenoszenie ładunku z aktualnego kondensatora źródłowego C_i do no-

wego kondensatora docelowego C_k . Proces przenoszenia ładunku elektrycznego nadal i nadzoruje się za pomocą modułu sterującego CM na podstawie sygnałów wyjściowych komparatorów $K1$ i $K2$ aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego C_k przez kondensator C_0 o najmniejszej pojemności w zespole A kontrolowane równocześnie za pomocą komparatora $K1$ napięcie U_i na kondensatorze źródłowym C_i jest równe zero albo porównywane równocześnie za pomocą komparatora $K2$ napięcie U_0 narastające na kondensatorze C_0 jest równe napięciu odniesienia U_L , przy czym bitom b_{n-1} , b_{n-2} , ..., b_1 , b_0 , słowa cyfrowego przyporządkowanym kondensatorom C_{n-1} , C_{n-2} , ..., C_1 , C_0 zespołu A , na których uzyskano napięcie o wartości napięcia odniesienia U_L przypisuje się za pomocą modułu sterującego CM wartość jeden, a pozostałym bitom przypisuje się wartość zero.

W innej wersji sposobu, według wynalazku, w czasie trwania aktywnego stanu sygnału bramkującego, wykrywanego z pomocą modułu sterującego CM ładunek elektryczny gromadzi się w kondensatorze próbkującym C_n , a po wykryciu za pomocą modułu CM końca stanu aktywnego sygnału bramkującego przypisuje się kondensatorowi próbkującemu C_n za pomocą modułu sterującego CM funkcję kondensatora źródłowego C_i , którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego C_i modułu CM , wpisując do tego rejestru wartość indeksu kondensatora próbkującego C_n . Natomiast kondensatorowi C_{n-1} o największej pojemności w zespole A przypisuje się funkcję kondensatora docelowego C_k , którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego C_k modułu sterującego CM , wpisując do tego rejestru wartość indeksu kondensatora C_{n-1} zespołu A , po czym proces przenoszenia ładunku elektrycznego za pomocą źródła prądowego I z kondensatora źródłowego C_i do kondensatora docelowego C_k realizuje się na podstawie sygnałów wyjściowych komparatorów $K1$ i $K2$ aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego C_k przez kondensator C_0 o najmniejszej pojemności w zespole A kontrolowane równocześnie za pomocą komparatora $K1$ napięcie U_i na kondensatorze źródłowym C_i jest równe zero albo porównywane równocześnie za pomocą komparatora $K2$ napięcie U_0 narastające na kondensatorze C_0 jest równe napięciu odniesienia U_L .

W kolejnej wersji sposobu, według wynalazku, w czasie trwania aktywnego stanu sygnału bramkującego, wykrywanego za pomocą modułu sterującego CM ładunek elektryczny gromadzi się jednocześnie w kondensatorze C_{n-1} o największej pojemności w zespole A i połączonym z nim równolegle kondensatorze próbkującym C_n o pojemności nie mniejszej od pojemności kondensatora C_{n-1} zespołu A . Po wykryciu za pomocą modułu sterującego CM końca stanu aktywnego sygnału bramkującego, za pomocą modułu sterującego CM przypisuje się kondensatorowi próbkującemu C_n funkcję kondensatora źródłowego C_i , którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego C_i modułu CM wpisując do tego rejestru wartość indeksu kondensatora próbkującego C_n , a kondensatorowi C_{n-1} zespołu A przypisuje się funkcję kondensatora docelowego C_k , którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego C_k modułu CM , wpisując do tego rejestru wartość indeksu kondensatora C_{n-1} zespołu A . Następnie proces przenoszenia ładunku elektrycznego za pomocą źródła prądowego I z kondensatora źródłowego C_i do kondensatora docelowego C_k realizuje się na podstawie sygnałów wyjściowych komparatorów $K1$ i $K2$ aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego C_k przez kondensator C_0 o najmniejszej pojemności w zespole A kontrolowane równocześnie za pomocą komparatora $K1$ napięcie U_i na kondensatorze źródłowym C_k jest równe zero albo porównywane równocześnie za pomocą komparatora $K2$ napięcie U_0 narastające na kondensatorze C_0 jest równe napięciu odniesienia U_L .

Układ, według wynalazku, zawiera zespół A kondensatorów, do którego jest podłączone wejście ładunku elektrycznego InQ oraz zestaw wyjść sterujących E modułu sterującego CM . Moduł sterujący CM jest wyposażony w wyjście cyfrowe B , wyjście sygnału zakończenia procesu przetwarzania $OutR$, wejście sygnału bramkującego InG oraz dwa wejścia sterujące $In1$ i $In2$, z których pierwsze wejście sterujące $In1$ jest połączone z wyjściem pierwszego komparatora $K1$, którego wejścia są połączone z jedną parą wyjść zespołu A , a drugie wejście sterujące $In2$ modułu CM jest połączone z wyjściem drugiego komparatora $K2$, którego wejścia są połączone z drugą parą wyjść zespołu A . Ponadto do zespołu A jest podłączone źródło napięcia pomocniczego U_H i źródło napięcia odniesienia U_L oraz sterowane źródło prądowe I , którego wejście sterujące jest połączone z wyjściem sterującym A_i modułu CM . Zespół A zawiera n kondensatorów C_{n-1} , C_{n-2} , ..., C_1 , C_0 , a pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od po-

jemności kondensatora bezpośrednio go poprzedzającego, przy czym każdemu kondensatorowi $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ jest przyporządkowany odpowiedni bit $b_{n-1}, b_{n-2}, \dots, b_1, b_0$ wyjścia cyfrowego B modułu sterującego CM . Górna okładka kondensatora C_{n-1} o największej pojemności w zespole A jest połączona poprzez zamknięty pierwszy łącznik S_{Ln-1} z pierwszą szyną L , z którą są połączone również górne okładki pozostałych kondensatorów $C_{n-2}, \dots, C_1, C_0$ zespołu A poprzez otwarte pierwsze łączniki $S_{Ln-1}, \dots, S_{L1}, S_{L0}$. Górna okładka kondensatora C_{n-1} jest również połączona poprzez zamknięty drugi łącznik S_{Hn-1} z drugą szyną H , z którą są połączone również górne okładki pozostałych kondensatorów $C_{n-2}, \dots, C_1, C_0$ zespołu A poprzez otwarte drugie łączniki $S_{Hn-2}, \dots, S_{H1}, S_{H0}$. Dolna okładka kondensatora C_{n-1} jest połączona z masą układu poprzez przełącznik S_{Gn-1} , którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy przełącznika S_{Gn-1} jest połączony ze źródłem napięcia pomocniczego U_H i równocześnie z wejściem nieodwracającym pierwszego komparatora $K1$, zaś dolne okładki pozostałych kondensatorów $C_{n-2}, \dots, C_1, C_0$ zespołu A są połączone ze źródłem napięcia pomocniczego U_H poprzez przełączniki $S_{Gn-2}, \dots, S_{G1}, S_{G0}$ których styki ruchome są zwarte z ich drugimi stykami nieruchomymi, zaś pierwsze styki nieruchome przełączników $S_{Gn-2}, \dots, S_{G1}, S_{G0}$ są połączone z masą układu. Szyna L układu jest połączona z masą układu poprzez otwarty łącznik pierwszej szyny S_{Gall} oraz z wejściem nieodwracającym drugiego komparatora $K2$, którego wejście odwracające jest połączone ze źródłem napięcia odniesienia U_L , zaś szyna H jest połączona z wejściem odwracającym komparatora $K1$, a wejścia sterujące łączników $S_{Ln-1}, S_{Ln-2}, \dots, S_{L1}, S_{L0}$, i przełączników $S_{Gn-1}, S_{Gn-2}, \dots, S_{G1}, S_{G0}$, zespołu A są ze sobą sprzężone i są połączone z odpowiednimi wyjściami sterującymi $I_{n-1}, I_{n-2}, \dots, I_1, I_0$, zestawu wyjść sterujących E modułu CM , natomiast wejścia sterujące drugich łączników $S_{Hn-1}, S_{Hn-2}, \dots, S_{H1}, S_{H0}$, oraz łącznika S_{Gall} są połączone z odpowiednimi wyjściami sterującymi $D_{n-1}, D_{n-2}, \dots, D_1, C_0$ i D_{all} zestawu wyjść sterujących E modułu CM . Wejście ładunku elektrycznego InQ jest połączone z szyną L poprzez zamknięty łącznik wejściowy S_Q , którego wejście sterujące jest połączone z wyjściem sterującym A_Q modułu CM , natomiast jeden biegun źródła prądowego I jest połączony z szyną H , a jego drugi biegun jest połączony z szyną L , zaś wejście sterujące źródła prądowego I jest połączone z wyjściem sterującym A_I modułu CM .

W innej wersji układu, według wynalazku, do zespołu A jest dołączony kondensator próbkujący C_n , przy czym górna okładka kondensatora C_n jest połączona poprzez zamknięty pierwszy łącznik S_{Ln} z pierwszą szyną L i równocześnie poprzez otwarty drugi łącznik S_{Hn} z drugą szyną H . Natomiast dolna okładka kondensatora próbkującego C_n jest połączona z masą układu poprzez przełącznik S_{Gn} , którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy przełącznika S_{Gn} jest połączony ze źródłem napięcia pomocniczego U_H . Wejścia sterujące pierwszego łącznika S_{Ln} i przełącznika S_{Gn} są ze sobą sprzężone i połączone z wyjściem sterującym I_n modułu CM , natomiast wejście sterujące drugiego łącznika S_{Hn} jest połączone z wyjściem sterującym D_n modułu CM . Jednocześnie górna okładka kondensatora C_{n-1} o największej pojemności w zespole A jest połączona poprzez otwarty pierwszy łącznik S_{Ln-1} z szyną L oraz poprzez zamknięty drugi łącznik S_{Hn-1} z szyną H , natomiast dolna okładka kondensatora C_{n-1} zespołu A jest połączona ze źródłem napięcia pomocniczego U_H poprzez przełącznik S_{Gn-1} , którego styk ruchomy jest zwarty z jego drugim stykiem nieruchomym, zaś pierwszy styk nieruchomy przełącznika S_{Gn-1} jest połączony z masą układu.

W kolejnej wersji układu, według wynalazku, do zespołu A jest dołączony kondensator próbkujący C_n o pojemności nie mniejszej od pojemności kondensatora C_{n-1} o największej pojemności w zespole A , przy czym kondensator próbkujący C_n jest połączony równolegle z kondensatorem C_{n-1} zespołu A poprzez pierwszą szynę L oraz masę układu tak, że górna okładka kondensatora C_n jest połączona poprzez zamknięty pierwszy łącznik S_{Ln} z szyną L , a dolna okładka kondensatora C_n jest połączona z masą układu poprzez przełącznik S_{Gn} , którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, zaś drugi styk nieruchomy przełącznika S_{Gn} jest połączony ze źródłem napięcia pomocniczego U_H . Ponadto górna okładka kondensatora próbkującego C_n jest połączona równocześnie poprzez otwarty drugi łącznik S_{Hn} z drugą szyną H , natomiast wejścia sterujące pierwszego łącznika S_{Ln} i przełącznika S_{Gn} są ze sobą sprzężone i połączone z wyjściem sterującym I_n modułu CM , a wejście sterujące drugiego łącznika S_{Hn} jest połączone z wyjściem sterującym D_n modułu CM .

Działanie układu, według wynalazku, jest następujące. Między kolejnymi procesami przetwarzania wielkości ładunku elektrycznego na słowo cyfrowe o liczbie bitów równej n moduł sterujący CM utrzymuje układ w stanie relaksacji, podczas trwania którego moduł sterujący CM powo-

duje przy pomocy sygnałów sterujących z wyjść $I_{n-1}, I_{n-2}, \dots, I_1, I_0$ zamknięcie łączników $S_{Ln-1}, S_{Ln-2}, \dots, S_{Ln}, S_{L0}$ i połączenie górnych okładek wszystkich kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zespołu A z szyną L oraz przełączenie przełączników $S_{Gn-1}, S_{Gn-2}, \dots, S_{G1}, S_{G0}$ i połączenie dolnych okładek kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ z masą układu, a przy pomocy sygnału sterującego z wyjścia D_{all} , powoduje zamknięcie łącznika pierwszej szyny S_{Gall} i połączenie szyny L z masą układu, wymuszając całkowite rozładowanie kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zespołu A. Następnie moduł CM powoduje przy pomocy sygnału sterującego z wyjścia D_{n-1} zamknięcie łącznika S_{Hn-1} i połączenie szyny H z szyną L i z masą układu, uniemożliwiając pojawienie się na szynie H potencjału o przypadkowej wielkości. Jednocześnie moduł sterujący CM powoduje przy pomocy sygnałów sterujących z wyjść $D_{n-2}, \dots, D_1, D_0$ otwarcie łączników $S_{Hn-2}, \dots, S_{H1}, S_{H0}$, a przy pomocy sygnału sterującego z wyjścia A_Q , powoduje otwarcie łącznika wejściowego S_Q i odłączenie wejścia ładunku elektrycznego InQ od szyny L , zaś przy pomocy sygnału sterującego z wyjścia A_I powoduje wyłączenie źródła prądowego I (Fig. 2).

W chwili wykrycia przez moduł sterujący CM początku stanu aktywnego sygnału bramkującego na wejściu InG układu moduł CM powoduje przy pomocy sygnału sterującego z wyjścia D_{all} otwarcie łącznika S_{Gall} i odłączenie szyny L od masy układu, a przy pomocy sygnałów sterujących z wyjść $I_{n-2}, \dots, I_1, I_0$ powoduje otwarcie łączników $S_{Ln-2}, \dots, S_{L1}, S_{L0}$ i odłączenie górnych okładek kondensatorów $C_{n-2}, \dots, C_1, C_0$ od szyny L oraz przełączenie przełączników $S_{Gn-2}, \dots, S_{G1}, S_{G0}$ i połączenie dolnych okładek kondensatorów $C_{n-2}, \dots, C_1, C_0$ ze źródłem napięcia pomocniczego U_H , zaś przy pomocy sygnału sterującego z wyjścia A_Q powoduje zamknięcie łącznika wejściowego S_Q i połączenie wejścia ładunku elektrycznego InQ z szyną L . Jednocześnie moduł CM wprowadza wyjście sygnału zakończenia procesu przetwarzania $OutR$ w stan nieaktywny, przypisuje wszystkim bitom $b_{n-1}, b_{n-2}, \dots, b_1, b_0$ słowa wyjściowego wartość początkową zero oraz przypisuje kondensatorowi C_{n-1} o największej pojemności w zespole A funkcję kondensatora gromadzącego ładunek C_x , którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego C_k modułu sterującego CM, poprzez wpisanie do tego rejestru wartości indeksu kondensatora C_{n-1} (Fig. 3).

Ładunek elektryczny dostarczany do wejścia InQ układu jest gromadzony początkowo w kondensatorze C_{n-1} zespołu A, który jako jedyny jest wówczas połączony z wejściem ładunku elektrycznego InQ poprzez szynę L oraz zamknięty łącznik S_{Ln-1} . Gromadzenie ładunku w kondensatorze C_x powoduje stopniowy wzrost panującego na nim napięcia U_x , które jest porównywane przez komparator $K2$ z napięciem odniesienia U_L o ustalonej wielkości.

Gdy, przy nadal aktywnym stanie sygnału bramkującego na wejściu InG układu, napięcie U_x na kondensatorze C_x , w którym gromadzi się ładunek osiągnie wielkość napięcia odniesienia U_L , wówczas moduł sterujący CM, na podstawie sygnału wyjściowego komparatora $K2$, przypisuje wartość jeden bitowi b_x słowa cyfrowego na wyjściu cyfrowym B układu, a także przy pomocy sygnału sterującego z wyjścia I_x , powoduje otwarcie łącznika S_{Lx} i odłączenie górnej okładki naładowanego kondensatora C_x od szyny L oraz jednocześnie przełączenie przełącznika S_{Gx} i połączenie dolnej okładki kondensatora C_x ze źródłem napięcia pomocniczego U_H . Następnie moduł CM przypisuje funkcję kondensatora gromadzącego ładunek C_x następnemu w kolejności kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, poprzez zmniejszenie o jeden zawartości rejestru indeksu kondensatora docelowego C_k , po czym przy pomocy sygnału sterującego z wyjścia I_x , powoduje zamknięcie łącznika S_{Lx} i połączenie górnej okładki kondensatora C_x poprzez szynę L z wejściem ładunku elektrycznego InQ oraz jednocześnie przełączenie przełącznika S_{Gx} i połączenie dolnej okładki kondensatora C_x z masą układu. Ładunek elektryczny z wejścia układu jest wówczas gromadzony w kolejnym kondensatorze C_x , jedynym połączonym z wejściem ładunku elektrycznego InQ poprzez szynę L oraz zamknięty łącznik S_{Lx} (Fig. 4).

Przy utrzymującym się aktywnym stanie sygnału bramkującego na wejściu InG układu, po każdym osiągnięciu wielkości napięcia odniesienia U_L przez napięcie U_x narastające na kondensatorze C_x , sygnalizowanym modułowi sterującemu CM przez komparator $K2$, cykl jest powtarzany za każdym razem z udziałem kolejnego kondensatora zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej. Gdy podczas gromadzenia ładunku w kondensatorze C_x moduł sterujący CM wykryje, że stan sygnału bramkującego na wejściu InG układu zmienił się na nieaktywny, wówczas moduł CM przy pomocy sygnału sterującego z wyjścia A_Q powoduje otwarcie łącznika wejściowego S_Q i odłączenie wejścia ła-

dunku elektrycznego I_{nQ} od szyny $\underline{L}$, przy pomocy sygnału sterującego z wyjścia $\underline{I}_x$ powoduje otwarcie łącznika $\underline{S}_{Lx}$ i odłączenie górnej okładki kondensatora $\underline{C}_x$ od szyny $\underline{L}$ oraz jednocześnie przełączenie przełącznika $\underline{S}_{Gx}$ i połączenie dolnej okładki kondensatora $\underline{C}_x$ ze źródłem napięcia pomocniczego $\underline{U}_H$, a przy pomocy sygnału sterującego z wyjścia $\underline{D}_{n-1}$ powoduje otwarcie łącznika $\underline{S}_{Hn-1}$ i odłączenie górnej okładki kondensatora $\underline{C}_{n-1}$ od szyny $\underline{H}$. Następnie moduł sterujący $\underline{CM}$ kondensatorowi $\underline{C}_x$, będącemu ostatnim kondensatorem, w którym gromadzono ładunek elektryczny przypisuje funkcję kondensatora źródłowego $\underline{C}_i$, którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego $\underline{C}_i$ modułu $\underline{CM}$, poprzez wpisanie do tego rejestru aktualnej zawartości rejestru kondensatora docelowego $\underline{C}_k$ modułu $\underline{CM}$, a przy pomocy sygnału sterującego z wyjścia $\underline{D}_i$ powoduje zamknięcie łącznika $\underline{S}_{Hi}$ i połączenie górnej okładki kondensatora źródłowego $\underline{C}_i$ z szyną $\underline{H}$. Następnie moduł sterujący $\underline{CM}$ kolejnemu kondensatorowi zespołu $\underline{A}$ o pojemności dwukrotnie mniejszej od pojemności kondensatora źródłowego $\underline{C}_i$ przypisuje funkcję kondensatora docelowego $\underline{C}_k$, którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego $\underline{C}_k$, zmniejszając o jeden zawartość tego rejestru, po czym moduł $\underline{CM}$ przy pomocy sygnału sterującego z wyjścia $\underline{I}_k$ powoduje zamknięcie łącznika $\underline{S}_{Lk}$ i połączenie górnej okładki kondensatora docelowego $\underline{C}_k$ z szyną $\underline{L}$ oraz równoczesne przełączenie przełącznika $\underline{S}_{Gk}$ i połączenie dolnej okładki kondensatora $\underline{C}_k$ z masą układu. Następnie moduł sterujący $\underline{CM}$ przy pomocy sygnału sterującego z wyjścia $\underline{A}_i$ powoduje włączenie źródła prądowego $\underline{I}$, za pomocą którego ładunek elektryczny zgromadzony w kondensatorze źródłowym $\underline{C}_i$ jest przenoszony poprzez szynę $\underline{H}$ i szynę $\underline{L}$ do kondensatora docelowego $\underline{C}_k$ (Fig. 5), przy czym w trakcie przenoszenia ładunku napięcie $\underline{U}_i$ na kondensatorze źródłowym $\underline{C}_i$ stopniowo maleje i jednocześnie napięcie $\underline{U}_k$ na kondensatorze docelowym $\underline{C}_k$ stopniowo rośnie.

W przypadku, gdy podczas przenoszenia ładunku elektrycznego napięcie $\underline{U}_k$ na aktualnym kondensatorze docelowym $\underline{C}_k$ osiągnie wielkość napięcia odniesienia $\underline{U}_L$, wówczas na podstawie sygnału wyjściowego komparatora $\underline{K2}$ moduł sterujący $\underline{CM}$ przypisuje odpowiedniemu bitowi $\underline{b}_k$ słowa wyjściowego wartość jeden i przy pomocy sygnału sterującego z wyjścia $\underline{I}_k$ powoduje otwarcie łącznika $\underline{S}_{Lk}$ i odłączenie górnej okładki kondensatora docelowego $\underline{C}_k$ od szyny $\underline{L}$ oraz równoczesne przełączenie przełącznika $\underline{S}_{Gk}$ i połączenie dolnej okładki kondensatora $\underline{C}_k$ ze źródłem napięcia pomocniczego $\underline{U}_H$. Następnie moduł sterujący $\underline{CM}$ przypisuje funkcję kondensatora docelowego $\underline{C}_k$ następnemu w kolejności kondensatorowi zespołu $\underline{A}$ o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, poprzez zmniejszenie o jeden zawartości rejestru indeksu kondensatora docelowego $\underline{C}_k$, po czym przy pomocy sygnału sterującego z wyjścia $\underline{I}_k$ powoduje zamknięcie łącznika $\underline{S}_{Lk}$ i połączenie górnej okładki nowego kondensatora docelowego $\underline{C}_k$ z szyną $\underline{L}$ oraz równoczesne przełączenie przełącznika $\underline{S}_{Gk}$ i połączenie dolnej okładki kondensatora $\underline{C}_k$ z masą układu.

W przypadku, gdy podczas przenoszenia ładunku elektrycznego napięcie na kondensatorze źródłowym $\underline{C}_i$ osiągnie wartość zero, wówczas na podstawie sygnału wyjściowego komparatora $\underline{K1}$ moduł sterujący $\underline{CM}$ przy pomocy sygnału sterującego z wyjścia $\underline{D}_i$, powoduje otwarcie łącznika $\underline{S}_{Hi}$ i odłączenie górnej okładki kondensatora źródłowego $\underline{C}_i$ od szyny $\underline{H}$, a przy pomocy sygnału sterującego z wyjścia $\underline{I}_k$ powoduje otwarcie łącznika $\underline{S}_{Lk}$ i odłączenie górnej okładki kondensatora docelowego $\underline{C}_k$ od szyny $\underline{L}$ oraz równoczesne przełączenie przełącznika $\underline{S}_{Gk}$ i połączenie dolnej okładki kondensatora $\underline{C}_k$ ze źródłem napięcia pomocniczego $\underline{U}_H$. Następnie moduł $\underline{CM}$ przypisuje funkcję kondensatora źródłowego $\underline{C}_i$ kondensatorowi, który do tej pory pełnił funkcję kondensatora docelowego $\underline{C}_k$ poprzez wpisanie aktualnej zawartości rejestru indeksu kondensatora docelowego $\underline{C}_k$ do rejestru indeksu kondensatora źródłowego $\underline{C}_i$, po czym przy pomocy sygnału sterującego z wyjścia $\underline{D}_i$ moduł $\underline{CM}$ powoduje zamknięcie łącznika $\underline{S}_{Hi}$ i połączenie górnej okładki nowego kondensatora źródłowego $\underline{C}_i$ z szyną $\underline{H}$. Następnie moduł sterujący $\underline{CM}$ przypisuje funkcję kondensatora docelowego $\underline{C}_k$ kolejnemu kondensatorowi zespołu $\underline{A}$ o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, poprzez zmniejszenie o jeden zawartość rejestru indeksu kondensatora docelowego $\underline{C}_k$, po czym przy pomocy sygnału sterującego z wyjścia $\underline{I}_k$ moduł sterujący $\underline{CM}$ powoduje zamknięcie łącznika $\underline{S}_{Lk}$ i połączenie górnej okładki nowego kondensatora docelowego $\underline{C}_k$ z szyną $\underline{L}$ oraz równoczesne przełączenie przełącznika $\underline{S}_{Gk}$ i połączenie dolnej okładki nowego kondensatora docelowego $\underline{C}_k$ z masą układu.

W obu przypadkach moduł sterujący $\underline{CM}$ kontynuuje proces redystrybucji ładunku elektrycznego na podstawie sygnałów wyjściowych komparatorów $\underline{K1}$ i $\underline{K2}$. Każde pojawienie się sta-

nu aktywnego na wyjściu komparatora K_2 powoduje przypisanie funkcji kondensatora docelowego C_k następnemu w kolejności kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, natomiast każde pojawienie się stanu aktywnego na wyjściu komparatora K_1 powoduje przypisanie funkcji kondensatora źródłowego C_i kondensatorowi zespołu A , który aktualnie pełnił funkcję kondensatora docelowego C_k i jednocześnie przypisanie funkcji kondensatora docelowego C_k następnemu w kolejności kondensatorowi zespołu A o pojemności dwukrotnie mniejszej od pojemności kondensatora pełniącego tę funkcję bezpośrednio wcześniej.

Proces redystrybucji ładunku zostaje zakończony w chwili, gdy funkcję kondensatora docelowego C_k przestaje pełnić kondensator C_0 o najmniejszej pojemności w zespole A . Sytuacja taka występuje, gdy podczas przenoszenia ładunku do kondensatora C_0 na wyjściu komparatora K_1 albo na wyjściu komparatora K_2 pojawia się stan aktywny. Gdy stan aktywny pojawia się na wyjściu komparatora K_2 , moduł sterujący CM przypisuje bitowi b_0 wartości jeden.

Po zakończeniu redystrybucji ładunku elektrycznego, zgromadzonego w zespole A podczas trwania aktywnego stanu sygnału bramkującego i określeniu wartości wyjściowego słowa cyfrowego, złożonego z bitów $b_{n-1}, b_{n-2}, \dots, b_1, b_0$ moduł sterujący CM wprowadza wyjście sygnału zakończenia procesu przetwarzania ($OutR$) w stan aktywny oraz powoduje wprowadzenie układu w stan relaksacji poprzez wyłączenie źródła prądowego I , zamknięcie łączników $S_{Ln-1}, S_{Ln-2}, \dots, S_{L1}, S_{L0}$ i połączenie górnych okładek wszystkich kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zespołu A z szyną L równoczesne przełączenie przełączników $S_{Gn-1}, S_{Gn-2}, \dots, S_{G1}, S_{G0}$ w pozycję łączące dolne okładki wszystkich kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ z masą układu, zamknięcie łącznika pierwszej szyny S_{Gall} i połączenie szyny L z masą układu, powodując całkowite rozładowanie wszystkich kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zespołu A , otwarcie łączników $S_{Hn-2}, \dots, S_{H1}, S_{H0}$ zespołu A , a także zamknięcie łącznika S_{Hn-1} i połączenie szyny H z szyną L i z masą układu (Fig. 2), uniemożliwiając pojawienie się na szynie H potencjału o przypadkowej wielkości.

Działanie innej wersji układu, według wynalazku, polega na tym, że w czasie utrzymywania układu w stanie relaksacji moduł sterujący CM powoduje połączenie górnych okładek kondensatora próbkującego C_n i kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zespołu A z szyną L oraz połączenie dolnych okładek kondensatorów C_n i $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ z masą układu, poprzez zamknięcie odpowiednich łączników i przełączenie odpowiednich przełączników (Fig. 6), wymuszając całkowite rozładowanie kondensatorów C_n i $C_{n-1}, C_{n-2}, \dots, C_1, C_0$.

W chwili wykrycia przez moduł sterujący CM początku stanu aktywnego sygnału bramkującego na wejściu InG układu, moduł CM powoduje przy pomocy sygnału sterującego z wyjścia D_{all} , otwarcie łącznika S_{Gall} i odłączenie szyny L od masy układu, a przy pomocy sygnałów sterujących z wyjść $I_{n-1}, I_{n-2}, \dots, I_1, I_0$ powoduje otwarcie łączników $S_{Ln-1}, S_{Ln-2}, \dots, S_{L1}, S_{L0}$ i odłączenie górnych okładek kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zespołu A od szyny L oraz przełączenie przełączników $S_{Gn-1}, S_{Gn-2}, \dots, S_{G1}, S_{G0}$ i połączenie dolnych okładek kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ ze źródłem napięcia pomocniczego U_H , zaś przy pomocy sygnału sterującego z wyjścia A_0 powoduje zamknięcie łącznika wejściowego S_0 i połączenie wejścia ładunku elektrycznego InQ z szyną L (Fig. 7). Jednocześnie moduł sterujący CM wprowadza wyjście sygnału zakończenia procesu przetwarzania $OutR$ w stan nieaktywny oraz przypisuje wszystkim n bitom $b_{n-1}, b_{n-2}, \dots, b_1, b_0$ słowa wyjściowego wartość początkową zero.

Ładunek elektryczny dostarczany do wejścia InQ układu jest gromadzony w kondensatorze próbkującym C_n , który podczas trwania aktywnego stanu sygnału bramkującego na wejściu InG układu jest jako jedyny połączony z wejściem ładunku elektrycznego InQ poprzez szynę L oraz zamknięty łącznik S_{Ln} . Gdy moduł sterujący CM wykryje, że stan sygnału bramkującego na wejściu InG układu zmienił się na nieaktywny, wówczas moduł CM przy pomocy sygnału sterującego z wyjścia A_0 powoduje otwarcie łącznika wejściowego S_0 i odłączenie wejścia InQ układu od szyny L , przy pomocy sygnału sterującego z wyjścia I_n , powoduje otwarcie łącznika S_{Ln} i odłączenie górnej okładki kondensatora próbkującego C_n od szyny L oraz równoczesne przełączenie przełącznika S_{Gn} i połączenie dolnej okładki kondensatora C_n ze źródłem napięcia pomocniczego U_H , zaś przy pomocy sygnału sterującego z wyjścia D_{n-1} powoduje otwarcie łącznika S_{Hn-1} i odłączenie górnej okładki kondensatora C_{n-1} zespołu A od szyny H (Fig. 8). Następnie moduł sterujący CM przypisuje funkcję kondensatora źródłowego C_i kondensatorowi próbkującemu C_n poprzez wpisanie do rejestru indeksu kondensatora źródłowego C_i modułu CM wartości indeksu kondensatora próbkującego C_n oraz przy pomocy sygnału sterującego z wyjścia D_i powoduje zamknięcie łączni-

ka S_{Hi} i połączenie górnej okładki kondensatora źródłowego C_i z szyną H . Jednocześnie moduł sterujący CM przypisuje funkcję kondensatora docelowego C_k kondensatorowi C_{n-1} o największej pojemności w zespole A poprzez wpisanie do rejestru indeksu kondensatora docelowego C_k modułu CM wartości indeksu kondensatora C_{n-1} , po czym przy pomocy sygnału sterującego I_k powoduje zamknięcie łącznika S_{Lk} i połączenie górnej okładki kondensatora C_k z szyną L oraz równoczesne przełączenie przełącznika S_{Gk} i połączenie dolnej okładki kondensatora C_k z masą układu. Następnie moduł CM powoduje włączenie źródła prądowego I przy pomocy sygnału sterującego z wyjścia A_i i rozpoczęcie procesu redystrybucji ładunku, który dobiega końca w chwili, gdy funkcję kondensatora docelowego C_k przestaje pełnić kondensator C_0 o najmniejszej pojemności w zespole A , po czym moduł sterujący CM wprowadza wyjście sygnału zakończenia procesu przetwarzania $OutR$ w stan aktywny oraz powoduje ponowne wprowadzenie układu w stan relaksacji.

Działanie kolejnej wersji układu, według wynalazku, polega na tym, że w czasie utrzymywania układu w stanie relaksacji, moduł sterujący CM powoduje połączenie górnych okładek kondensatora próbkującego C_n i kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zespołu A z szyną L oraz połączenie dolnych okładek kondensatorów C_n i $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ z masą układu poprzez zamknięcie odpowiednich łączników i przełączenie odpowiednich przełączników (Fig. 6), wymuszając całkowite rozładowanie kondensatorów C_n i $C_{n-1}, C_{n-2}, \dots, C_1, C_0$. W chwili wykrycia przez moduł sterujący CM początku stanu aktywnego sygnału bramkującego na wejściu InG układu, moduł CM powoduje przy pomocy sygnału sterującego z wyjścia D_{all} , otwarcie łącznika S_{Gall} i odłączenie szyny L od masy układu, a przy pomocy sygnałów sterujących z wyjść $I_{n-2}, \dots, I_1, I_0$ powoduje otwarcie łączników $S_{Ln-2}, \dots, S_{L1}, S_{L0}$ i odłączenie górnych okładek kondensatorów $C_{n-2}, \dots, C_1, C_0$ zespołu A od szyny L oraz równoczesne przełączenie przełączników $S_{Gn2}, \dots, S_{G1}, S_{G0}$ i połączenie dolnych okładek kondensatorów $C_{n-2}, \dots, C_1, C_0$ ze źródłem napięcia pomocniczego U_H , zaś przy pomocy sygnału sterującego z wyjścia A_0 powoduje zamknięcie łącznika wejściowego S_0 i połączenie wejścia ładunku elektrycznego InQ z szyną L (Fig. 9). Jednocześnie moduł CM wprowadza wyjście sygnału zakończenia procesu przetwarzania $OutR$ w stan nieaktywny oraz przypisuje wszystkim bitom $b_{n-1}, b_{n-2}, \dots, b_1, b_0$ słowa wyjściowego wartość początkową zero. Ładunek elektryczny dostarczany do wejścia InQ układu jest gromadzony jednocześnie w kondensatorze próbkującym C_n i połączonym z nim równolegle kondensatorze C_{n-1} zespołu A , które podczas trwania aktywnego stanu sygnału bramkującego na wejściu InG układu są połączone jako jedyne z wejściem ładunku elektrycznego InQ poprzez szynę L oraz zamknięte łączniki S_{Ln} i S_{Ln-1} . Gdy moduł sterujący CM wykryje, że stan sygnału bramkującego na wejściu InG układu zmienił się na nieaktywny, wówczas moduł CM przy pomocy sygnału sterującego z wyjścia A_0 powoduje otwarcie łącznika wejściowego S_0 i odłączenie wejścia ładunku elektrycznego InQ od szyny L , a przy pomocy sygnału sterującego z wyjścia I_n powoduje otwarcie łącznika S_{Ln} i odłączenie górnej okładki kondensatora próbkującego C_n od szyny L oraz równoczesne przełączenie przełącznika S_{Gn} i połączenie dolnej okładki kondensatora C_n ze źródłem napięcia pomocniczego U_H , zaś przy pomocy sygnału sterującego z wyjścia D_{n-1} powoduje otwarcie łącznika S_{Hn-1} i odłączenie górnej okładki kondensatora C_{n-1} od szyny H (Fig. 8). Następnie moduł sterujący CM przypisuje funkcję kondensatora źródłowego C_i kondensatorowi próbkującemu C_n poprzez wpisanie do rejestru indeksu kondensatora źródłowego C_i modułu CM wartości indeksu kondensatora próbkującego C_n , a przy pomocy sygnału sterującego z wyjścia D_i powoduje zamknięcie łącznika S_{Hi} i połączenie górnej okładki kondensatora źródłowego C_i z szyną H . Jednocześnie moduł sterujący CM przypisuje funkcję kondensatora docelowego C_k kondensatorowi C_{n-1} zespołu A poprzez wpisanie do rejestru indeksu kondensatora docelowego C_k modułu CM wartości indeksu kondensatora C_{n-1} . Następnie moduł sterujący CM powoduje włączenie źródła prądowego I przy pomocy sygnału sterującego z wyjścia A_i i rozpoczęcie procesu redystrybucji ładunku, który dobiega końca w chwili, gdy funkcję kondensatora docelowego C_k przestaje pełnić kondensator C_0 o najmniejszej pojemności w zespole A , po czym moduł sterujący CM wprowadza wyjście sygnału zakończenia procesu przetwarzania $OutR$ w stan aktywny oraz powoduje ponowne wprowadzenie układu w stan relaksacji.

„Sposób i układ do przetwarzania wielkości ładunku elektrycznego na słowo cyfrowe”

Wykaz oznaczeń na rysunku

A	–	zespół kondensatorów
CM	–	moduł sterujący
K1, K2	–	komparatory
I	–	źródło prądowe
U_L	–	źródło napięcia odniesienia
U_H	–	źródło napięcia pomocniczego
InQ	–	wejście ładunku elektrycznego
InG	–	wejście sygnału bramkującego
In1, In2	–	wejścia sterujące modułu sterującego
B	–	wyjście cyfrowe modułu sterującego
E	–	zestaw wyjść sterujących modułu sterującego
OutR	–	wyjście sygnału zakończenia procesu przetwarzania
L	–	pierwsza szyna
H	–	druga szyna
$C_{n-1}, C_{n-2}, \dots, C_1, C_0$	–	kondensatory zestawu A
C_n	–	kondensator próbkujący
C_x	–	kondensator, w którym gromadzi się ładunek
C_i	–	kondensator źródłowy
C_k	–	kondensator docelowy
$U_{n-1}, U_{n-2}, \dots, U_1, U_0$	–	napięcie na kondensatorach zestawu
U_n	–	napięcie na kondensatorze próbkującym
U_x	–	napięcie na kondensatorze, w którym gromadzi się ładunek
U_i	–	napięcie na kondensatorze źródłowym
U_k	–	napięcie na kondensatorze docelowym
$b_{n-1}, b_{n-2}, \dots, b_x, \dots, b_1, b_0$	–	bity słowa cyfrowego
$S_{Ln}, S_{Ln-1}, S_{Ln-2}, \dots, S_{Lx}, \dots, S_{L1}, S_{L0}$	–	pierwsze łączniki
$S_{Hn}, S_{Hn-1}, S_{Hn-2}, \dots, S_{Hx}, \dots, S_{H1}, S_{H0}$	–	drugie łączniki
$S_{Gn}, S_{Gn-1}, S_{Gn-2}, \dots, S_{Gx}, \dots, S_{G1}, S_{G0}$	–	przełączniki
S_{Gall}	–	łącznik pierwszej szyny
S_Q	–	łącznik wejściowy
A_1, A_Q	–	wyjścia sterujące modułu sterującego
$I_n, I_{n-1}, I_{n-2}, \dots, I_x, \dots, I_1, I_0$	–	wyjścia sterujące modułu sterującego
$D_n, D_{n-1}, D_{n-2}, \dots, D_x, \dots, D_1, D_0, D_{Gall}$	–	wyjścia sterujące modułu sterującego

Zastrzeżenia patentowe

1. Sposób przetwarzania wielkości ładunku elektrycznego na słowo cyfrowe polegający na gromadzeniu ładunku w co najmniej jednym kondensatorze oraz przetwarzaniu wielkości ładunku elektrycznego na słowo cyfrowe o liczbie bitów równej n , **znamienny tym**, że ładunek elektryczny gromadzi się w zespole (A) kondensatorów ($C_{n-1}, C_{n-2}, \dots, C_1, C_0$), przy czym pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego, a gromadzenie ładunku elektrycznego rozpoczyna się od kondensatora (C_{n-1}) o największej pojemności w zespole (A) i realizuje się podczas trwania aktywnego stanu sygnału bramkującego, wykrywanego za pomocą modułu sterującego (CM) albo do momentu, gdy porównywane równocześnie za pomocą komparatora (K2) napięcie (U_{n-1}) narastające na kondensatorze (C_{n-1}) jest równe napięciu odniesienia (U_L), a w tym przypadku kontynuuje się gromadzenie ładunku w kolejnym kondensatorze zespołu (A) o pojemności dwukrotnie mniejszej od pojemności kondensatora, w którym gromadzono ładunek bezpośrednio wcześniej, porównując równocześnie za pomocą komparatora

(K2) napięcie narastające na kondensatorze, w którym aktualnie gromadzi się ładunek z napięciem odniesienia (U_L) i cykl ten powtarza się aż do chwili zakończenia trwania aktywnego stanu sygnału bramkującego, wykrywanego za pomocą modułu sterującego (CM), po czym kondensatorowi (C_x) zespołu (A), będącemu ostatnim kondensatorem, w którym gromadzono ładunek przypisuje się za pomocą modułu sterującego (CM) funkcję kondensatora źródłowego (C_i), którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego (C_i) modułu (CM), wpisując do tego rejestru wartość indeksu kondensatora (C_x) oraz następnemu w kolejności kondensatorowi zespołu (A) o pojemności dwukrotnie mniejszej od pojemności kondensatora źródłowego (C_i) przypisuje się za pomocą modułu sterującego (CM) funkcję kondensatora docelowego (C_k), którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego (C_k) modułu (CM), wpisując do tego rejestru zmniejszoną o jeden zawartość rejestru indeksu kondensatora źródłowego (C_i), a następnie ładunek elektryczny zgromadzony w kondensatorze źródłowym (C_i) przenosi się za pomocą źródła prądowego (I) do kondensatora docelowego (C_k) i równocześnie za pomocą komparatora (K2) porównuje się napięcie (U_k) narastające na kondensatorze docelowym (C_k) z napięciem odniesienia (U_L) oraz kontroluje się za pomocą komparatora (K1) napięcie na kondensatorze źródłowym (C_i), a gdy w trakcie przenoszenia ładunku napięcie (U_L) kontrolowane za pomocą komparatora (K1) na kondensatorze źródłowym (C_i) jest równe zero, wówczas na podstawie sygnału wyjściowego komparatora (K1) za pomocą modułu sterującego (CM) aktualnemu kondensatorowi docelowemu (C_k) przypisuje się funkcję kondensatora źródłowego (C_i), wpisując do rejestru indeksu kondensatora źródłowego (C_i) modułu (CM) aktualną zawartość rejestru indeksu kondensatora docelowego (C_k) modułu (CM), a funkcję kondensatora docelowego (C_k) przypisuje się kolejnemu kondensatorowi zespołu (A) o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, zmniejszając o jeden zawartość rejestru indeksu kondensatora docelowego (C_k) i kontynuuje się przenoszenie ładunku za pomocą źródła prądowego (I) z nowego kondensatora źródłowego (C_i) do nowego kondensatora docelowego (C_k), zaś gdy w trakcie przenoszenia ładunku z kondensatora źródłowego (C_i) do kondensatora docelowego (C_k) porównywane równocześnie za pomocą komparatora (K2) napięcie (U_k) na kondensatorze docelowym (C_k) jest równe napięciu odniesienia (U_L), wówczas na podstawie sygnału wyjściowego komparatora (K2) funkcję kondensatora docelowego (C_k) przypisuje się za pomocą modułu sterującego (CM) kolejnemu kondensatorowi zespołu (A) o pojemności dwukrotnie mniejszej od pojemności kondensatora, który pełnił tę funkcję bezpośrednio wcześniej, zmniejszając o jeden zawartość rejestru indeksu kondensatora docelowego (C_k) i kontynuuje się przenoszenie ładunku z kondensatora źródłowego (C_i) do nowego kondensatora docelowego (C_k), przy czym proces ten nadal nadzoruje się za pomocą modułu sterującego (CM) na podstawie sygnałów wyjściowych komparatorów (K1) i (K2) aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego (C_k) przez kondensator (C_0) o najmniejszej pojemności w zespole (A) kontrolowane równocześnie za pomocą komparatora (K1) napięcie (U_i) na kondensatorze źródłowym (C_i) jest równe zero albo porównywane równocześnie za pomocą komparatora (K2) napięcie (U_0) narastające na kondensatorze (C_0) jest równe napięciu odniesienia (U_L), przy czym bitom ($b_{n-1}, b_{n-2}, \dots, b_1, b_0$) słowa cyfrowego przyporządkowanym kondensatorom ($C_{n-1}, C_{n-2}, \dots, C_1, C_0$) zespołu (A), na których uzyskano napięcie o wielkości napięcia odniesienia (U_L) przypisuje się za pomocą modułu sterującego (CM) wartość jeden, a pozostałym bitom przypisuje się wartość zero.

2. Sposób przetwarzania według zastrz. 1, **znamienny tym**, że w czasie trwania aktywnego stanu sygnału bramkującego, wykrywanego z pomocą modułu sterującego (CM) ładunek elektryczny gromadzi się w kondensatorze próbkującym (C_n), a po wykryciu za pomocą modułu (CM) końca stanu aktywnego sygnału bramkującego przypisuje się kondensatorowi próbkującemu (C_n) za pomocą modułu sterującego (CM) funkcję kondensatora źródłowego (C_i), którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego (C_i) modułu (CM), wpisując do tego rejestru wartość indeksu kondensatora próbkującego (C_n), a kondensatorowi (C_{n-1}) o największej pojemności w zespole (A) przypisuje się funkcję kondensatora docelowego (C_k), którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego (C_k) modułu sterującego (CM), wpisując do tego rejestru wartość indeksu kondensatora (C_{n-1}), po czym proces przenoszenia ładunku elektrycznego za pomocą źródła prądowego (I) z kondensatora źródłowego (C_i) do kondensatora docelowego (C_k) realizuje się na podstawie sygnałów wyjściowych komparatorów (K1) i (K2) aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego (C_k) przez kondensator (C_0) o najmniejszej pojemności w zespole (A) kontrolowane równocześnie za pomocą komparatora (K1) napięcie (U_i) na kondensatorze źródło-

wym (C_i) jest równe zero albo porównywane równocześnie za pomocą komparatora ($K2$) napięcie (U_0) narastające na kondensatorze (C_0) jest równe napięciu odniesienia (U_L).

3. Sposób przetwarzania według zastrz. 1, **znamienny tym**, że w czasie trwania aktywnego stanu sygnału bramkującego, wykrywanego za pomocą modułu sterującego (CM) ładunek elektryczny gromadzi się jednocześnie w kondensatorze (C_{n-1}) o największej pojemności w zespole (A) i połączonym z nim równolegle kondensatorze próbkującym (C_n) o pojemności nie mniejszej od pojemności kondensatora (C_{n-1}) zespołu (A), a po wykryciu za pomocą modułu sterującego (CM) końca stanu aktywnego sygnału bramkującego, za pomocą modułu sterującego (CM) przypisuje się kondensatorowi próbkującemu (C_n) funkcję kondensatora źródłowego (C_i), którego indeks jest określany zawartością rejestru indeksu kondensatora źródłowego (C_i) modułu (CM), wpisując do tego rejestru wartość indeksu kondensatora próbkującego (C_n), a kondensatorowi (C_{n-1}) zespołu (A) przypisuje się funkcję kondensatora docelowego (C_k), którego indeks jest określany zawartością rejestru indeksu kondensatora docelowego (C_k) modułu (CM), wpisując do tego rejestru wartość indeksu kondensatora (C_{n-1}) zespołu (A), po czym proces przenoszenia ładunku elektrycznego za pomocą źródła prądowego (I) z kondensatora źródłowego (C_i) do kondensatora docelowego (C_k) realizuje się na podstawie sygnałów wyjściowych komparatorów ($K1$) i ($K2$) aż do momentu, gdy podczas pełnienia funkcji kondensatora docelowego (C_k) przez kondensator (C_0) o najmniejszej pojemności w zespole (A) kontrolowane równocześnie za pomocą komparatora ($K1$) napięcie (U_i) na kondensatorze źródłowym (C_k) jest równe zero albo porównywane równocześnie za pomocą komparatora ($K2$) napięcie (U_0) narastające na kondensatorze (C_0) jest równe napięciu odniesienia (U_L).

4. Układ do przetwarzania wielkości ładunku elektrycznego na sygnał cyfrowy zawierający zespół kondensatorów oraz co najmniej jeden komparator połączony z wyposażonym w wyjście cyfrowe układem sterowania, którego wyjścia sterujące są połączone z zespołem kondensatorów, **znamienny tym**, że wejście ładunku elektrycznego (InQ) jest połączone z zespołem kondensatorów (A), którego wejścia sterujące są połączone z zestawem wyjść sterujących (E) modułu sterującego (CM), a moduł sterujący (CM) jest wyposażony w wyjście cyfrowe (B), wyjście sygnału zakończenia procesu przetwarzania ($OutR$), wejście sygnału bramkującego (InG) oraz dwa wejścia sterujące ($In1$) i ($In2$), z których pierwsze wejście sterujące ($In1$) jest połączone z wyjściem pierwszego komparatora ($K1$), którego wejścia są połączone z jedną parą wyjść zespołu (A), a drugie wejście sterujące ($In2$) modułu (CM) jest połączone z wyjściem drugiego komparatora ($K2$), którego wejścia są połączone z drugą parą wyjść zespołu (A), a ponadto do zespołu (A) jest podłączone źródło napięcia pomocniczego (U_H) i źródło napięcia odniesienia (U_L) oraz sterowane źródło prądowe (I), którego wejście sterujące jest połączone z wyjściem sterującym (A_j) modułu (CM).

5. Układ według zastrz. 4, **znamienny tym**, że zespół (A) zawiera n kondensatorów (C_{n-1} , C_{n-2} , ..., C_1 , C_0), a pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego, przy czym każdemu kondensatorowi (C_{n-1} , C_{n-2} , ..., C_1 , C_0) jest przyporządkowany odpowiedni bit (b_{n-1} , b_{n-2} , ..., b_1 , b_0) wyjścia cyfrowego (B) modułu sterującego (CM), zaś górna okładka kondensatora (C_{n-1}) o największej pojemności w zespole (A) jest połączona poprzez zamknięty łącznik (S_{Ln-1}) z pierwszą szyną (L), z którą są połączone również górne okładki pozostałych kondensatorów (C_{n-2} , ..., C_1 , C_0) zespołu (A) poprzez otwarte łączniki (S_{Ln-2} , S_{L1} , S_{L0}), przy czym górna okładka kondensatora (C_{n-1}) jest równocześnie połączona poprzez zamknięty drugi łącznik (S_{Hn-1}) z drugą szyną (H), z którą są połączone również górne okładki pozostałych kondensatorów (C_{n-2} , ..., C_1 , C_0) zespołu (A) poprzez otwarte drugie łączniki (S_{Hn-2} , S_{H1} , S_{H0}), a dolna okładka kondensatora (C_{n-1}) jest połączona z masą układu poprzez przełącznik (S_{Gn-1}), którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy przełącznika (S_{Gn-1}) jest połączony ze źródłem napięcia pomocniczego (U_H) i równocześnie z wejściem nieodwracającym pierwszego komparatora ($K1$), a dolne okładki pozostałych kondensatorów (C_{n-2} , ..., C_1 , C_0) zespołu (A) są połączone ze źródłem napięcia pomocniczego (U_H) poprzez przełączniki (S_{Gn-2} , ..., S_{G1} , S_{G0}) których styki ruchome są zwarte z ich drugimi stykami nieruchomymi, zaś pierwsze styki nieruchome przełączników (S_{Gn-2} , ..., S_{G1} , S_{G0}) są połączone z masą układu, natomiast szyna (L) jest połączona z masą układu poprzez otwarty łącznik pierwszej szyny (S_{Gall}) oraz z wejściem nieodwracającym drugiego komparatora ($K2$), którego wejście odwracające jest połączone ze źródłem napięcia odniesienia (U_L), zaś szyna (H) jest połączona z wejściem odwracającym komparatora ($K1$), ponadto wejścia sterujące łączników (S_{Ln-1} , S_{Ln-2} , ..., S_{L1} , S_{L0}), i przełączników (S_{Gn-1} , S_{Gn-2} , ..., S_{G1} , S_{G0}) zespołu (A) są ze sobą sprzężone i są połączone z odpowiednimi wyjściami sterującymi (I_{n-1} , I_{n-2} , ..., I_1 , I_0) zestawu wyjść sterujących (E) modułu (CM), a wejścia sterujące łączników (S_{Hn-1} , S_{Hn-2} , ..., S_{H1} , S_{H0})

oraz łącznika (S_{Gall}) są połączone z odpowiednimi wyjściami sterującymi (D_{n-1} , D_{n-2} , ..., D_1 , D_0) i (D_{all}) zestawu wyjść sterujących (E) modułu (CM), zaś wejście ładunku elektrycznego (InQ) jest połączone z szyną (L) poprzez zamknięty łącznik wejściowy (S_Q), którego wejście sterujące jest połączone z wyjściem sterującym (A_Q) modułu (CM), natomiast jeden biegun źródła prądowego (I) jest połączony z szyną (H), a jego drugi biegun jest połączony z szyną (L), a wejście sterujące źródła prądowego (I) jest połączone z wyjściem sterującym (A_I) modułu (CM).

6. Układ według zastrz. 5, **znamienny tym**, że do zespołu (A) jest dołączony kondensator próbkujący (C_n), przy czym górna okładka kondensatora (C_n) jest połączona poprzez zamknięty łącznik (S_{Ln}) z pierwszą szyną (L) i równocześnie poprzez otwarty łącznik (S_{Hn}) z drugą szyną (H), natomiast dolna okładka kondensatora (C_n) jest połączona z masą układu poprzez przełącznik (S_{Gn}), którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, a drugi styk nieruchomy przełącznika (S_{Gn}) jest połączony ze źródłem napięcia pomocniczego (U_H), zaś wejścia sterujące łącznika (S_{Ln}) i przełącznika (S_{Gn}) są ze sobą sprzężone i połączone z wyjściem sterującym (I_n) modułu (CM), natomiast wejście sterujące drugiego łącznika (S_{Hn}) jest połączone z wyjściem sterującym (D_n) modułu (CM), a jednocześnie górna okładka kondensatora (C_{n-1}) o największej pojemności w zespole (A) jest połączona poprzez otwarty łącznik (S_{Ln-1}) z szyną (L) oraz poprzez zamknięty drugi łącznik (S_{Hn-1}) z szyną (H), natomiast dolna okładka kondensatora (C_{n-1}) jest połączona ze źródłem napięcia pomocniczego (U_H) poprzez przełącznik (S_{Gn-1}), którego styk ruchomy jest zwarty z jego drugim stykiem nieruchomym, zaś pierwszy styk nieruchomy przełącznika (S_{Gn-1}) jest połączony z masą układu.

7. Układ według zastrz. 5, **znamienny tym**, że do zespołu (A) jest dołączony kondensator próbkujący (C_n) o pojemności nie mniejszej od pojemności kondensatora (C_{n-1}) o największej pojemności w zespole (A), przy czym kondensator próbkujący (C_n) jest połączony równolegle z kondensatorem (C_{n-1}) zespołu (A) poprzez pierwszą szynę (L) oraz masę układu tak, że górna okładka kondensatora (C_n) jest połączona poprzez zamknięty łącznik (S_{Ln}) z szyną (L), a dolna okładka kondensatora (C_n) jest połączona z masą układu poprzez przełącznik (S_{Gn}), którego styk ruchomy jest zwarty z jego pierwszym stykiem nieruchomym, zaś drugi styk nieruchomy przełącznika (S_{Gn}) jest połączony ze źródłem napięcia pomocniczego (U_H), a ponadto górna okładka kondensatora próbkującego (C_n) jest połączona równocześnie poprzez otwarty drugi łącznik (S_{Hn}) z drugą szyną (H), natomiast wejścia sterujące łącznika (S_{Ln}) i przełącznika (S_{Gn}) są ze sobą sprzężone i połączone z wyjściem sterującym (I_n) modułu (CM), a wejście sterujące drugiego łącznika (S_{Hn}) jest połączone z wyjściem sterującym (D_n) modułu (CM).

Rysunki

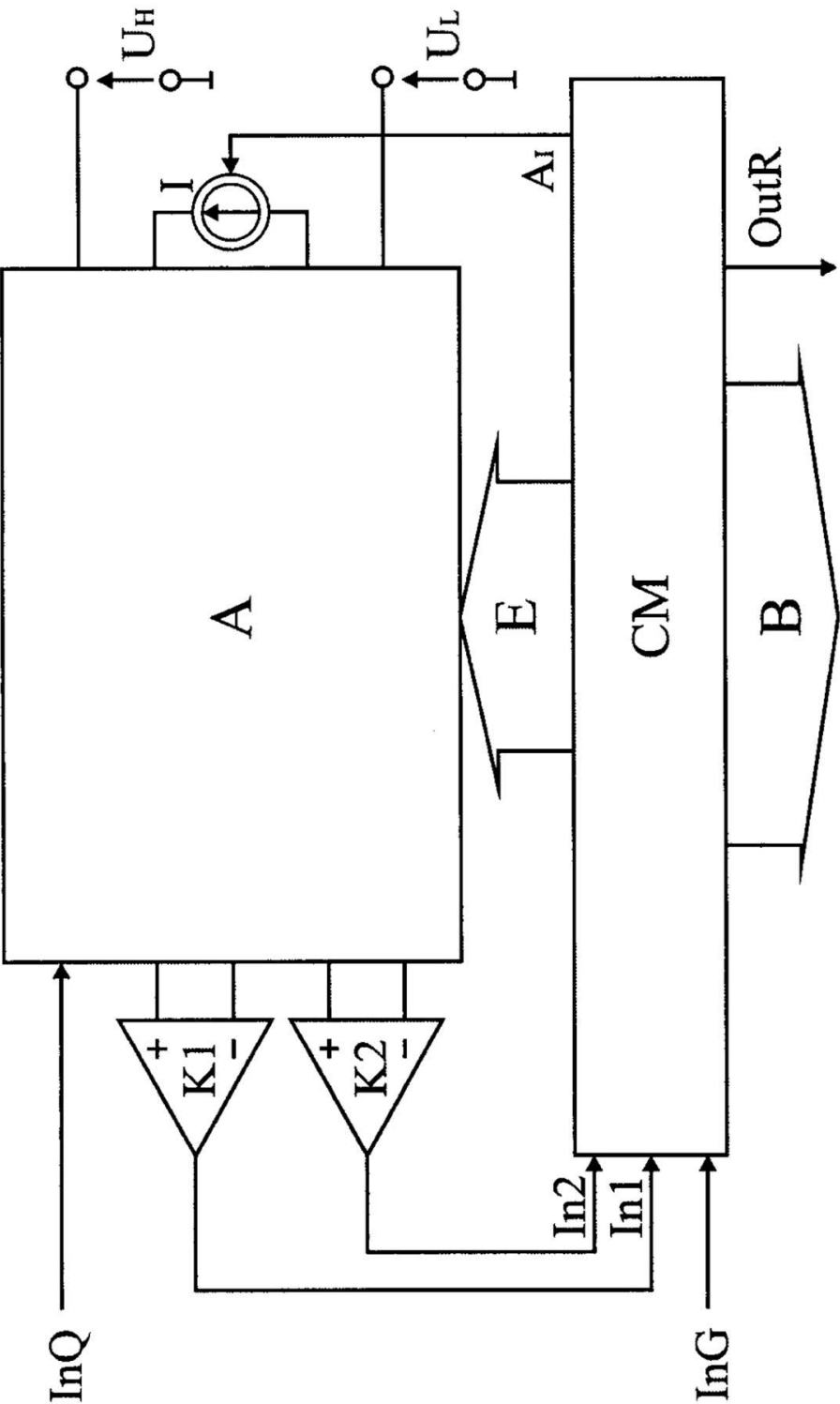


Fig. 1

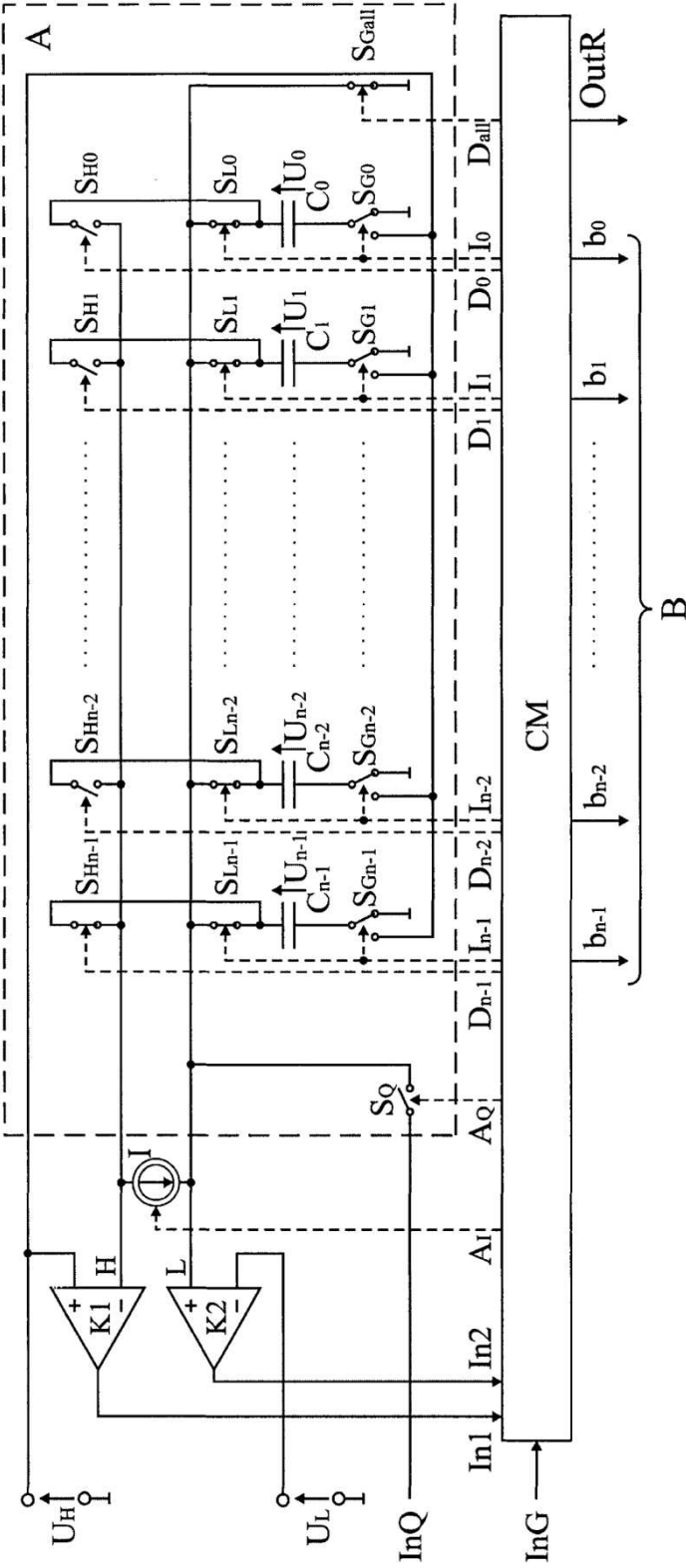


Fig. 2

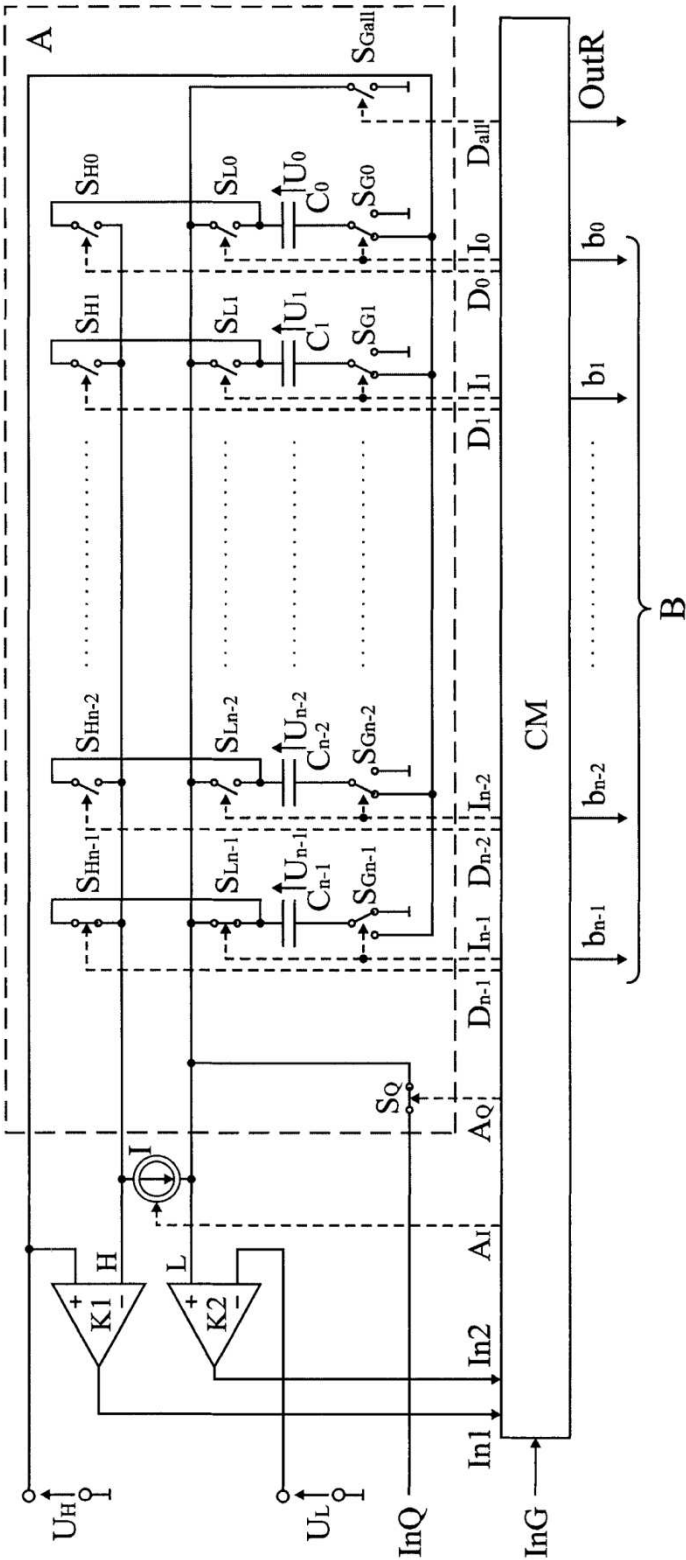


Fig. 3

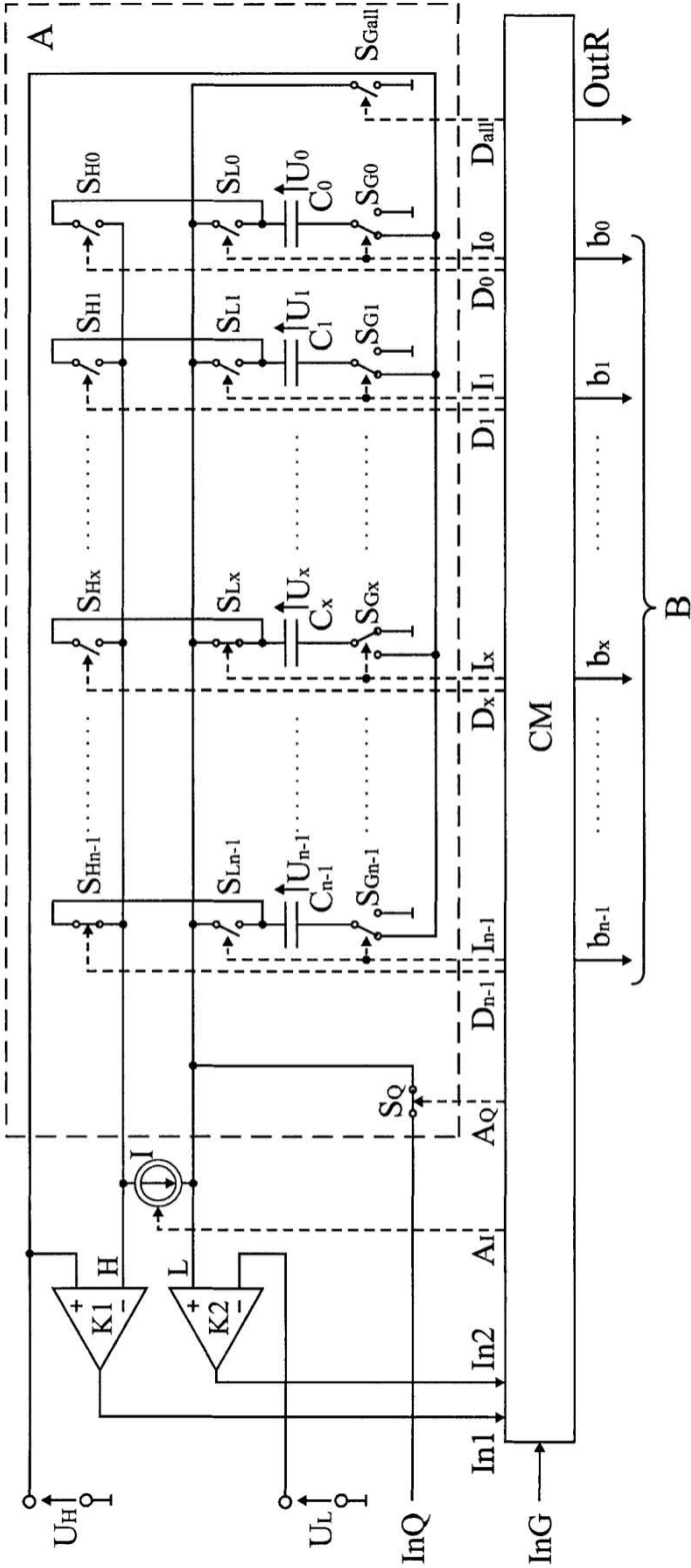


Fig. 4

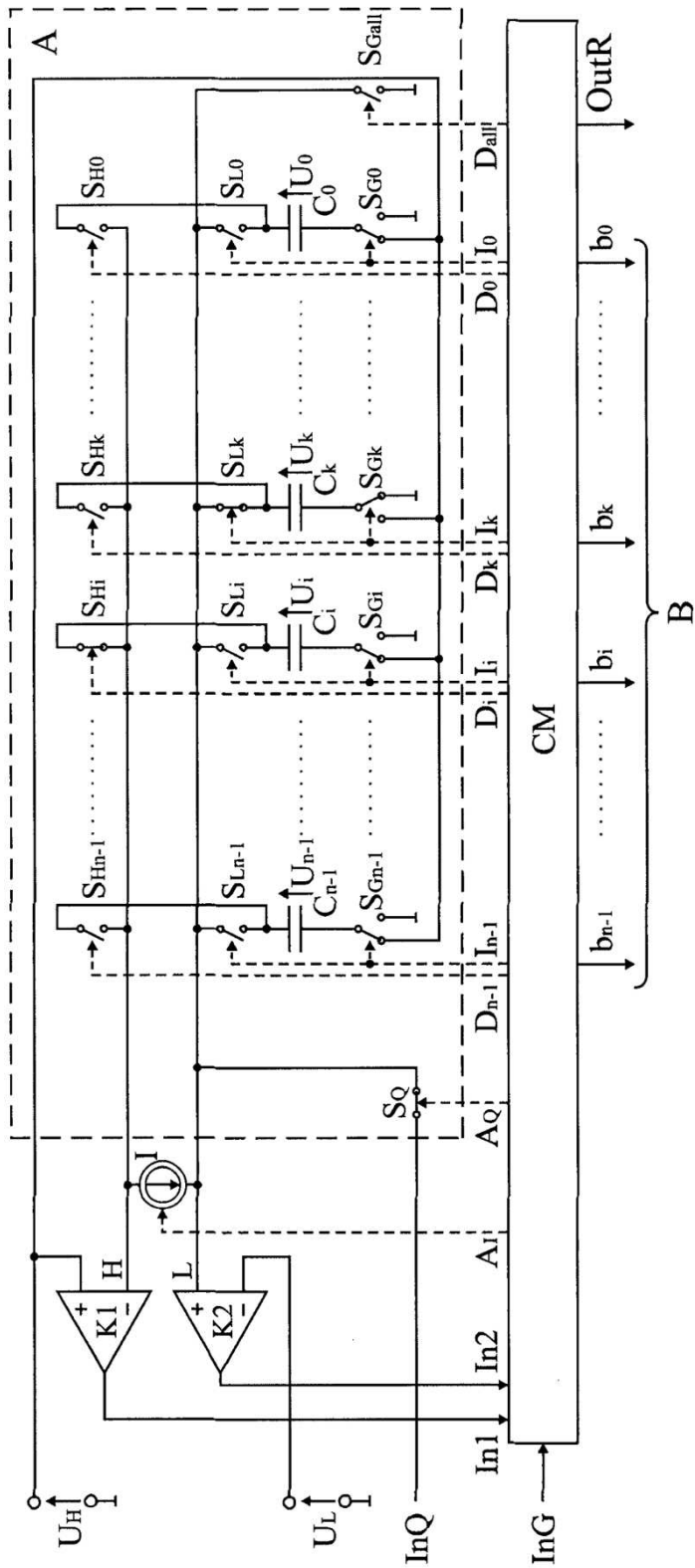


Fig. 5

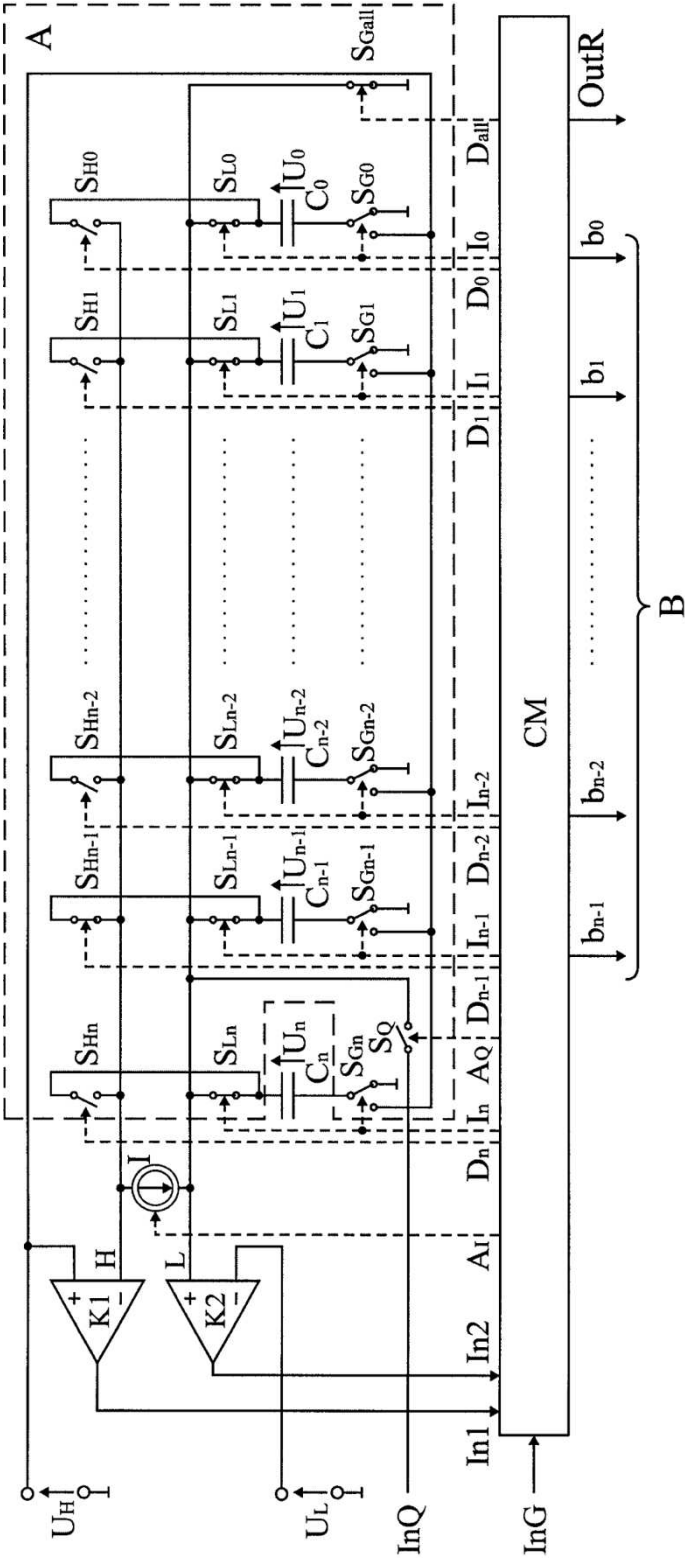


Fig. 6

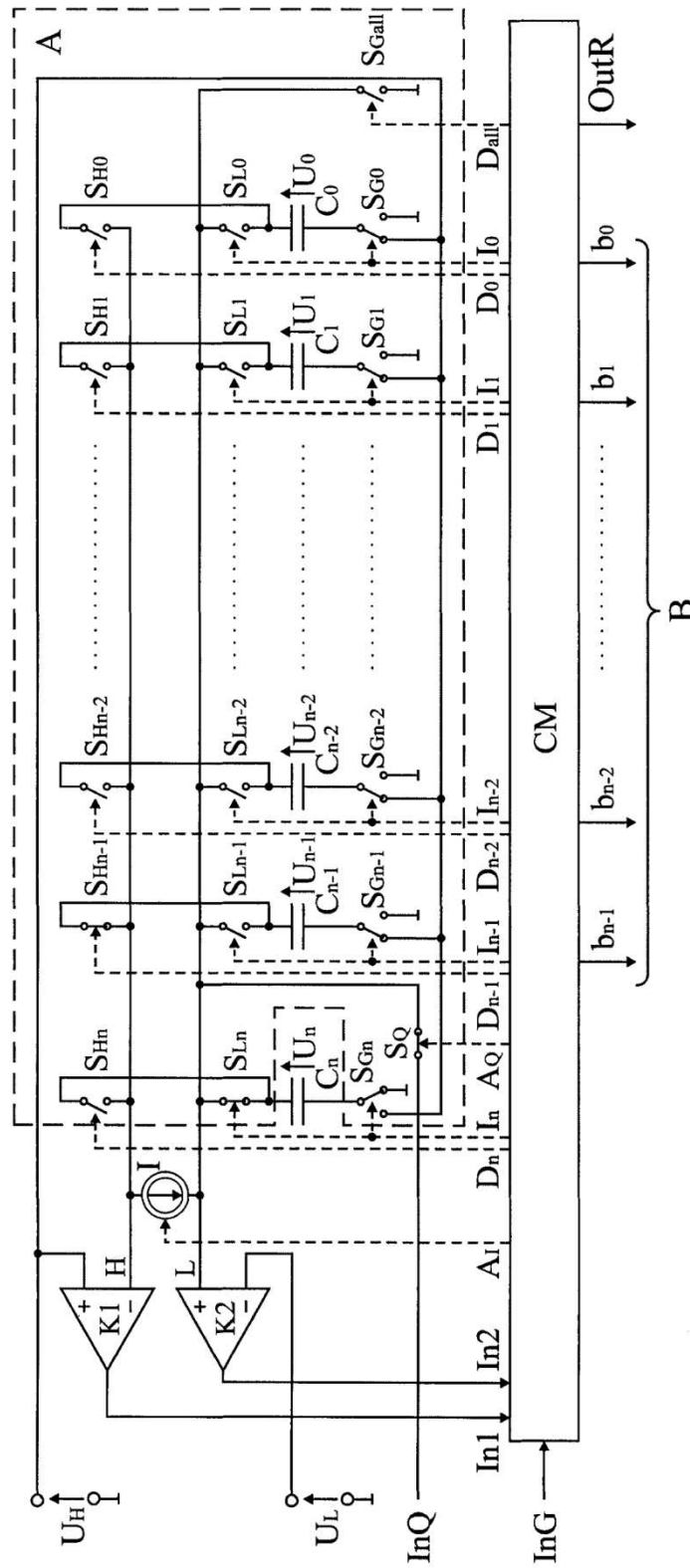


Fig. 7

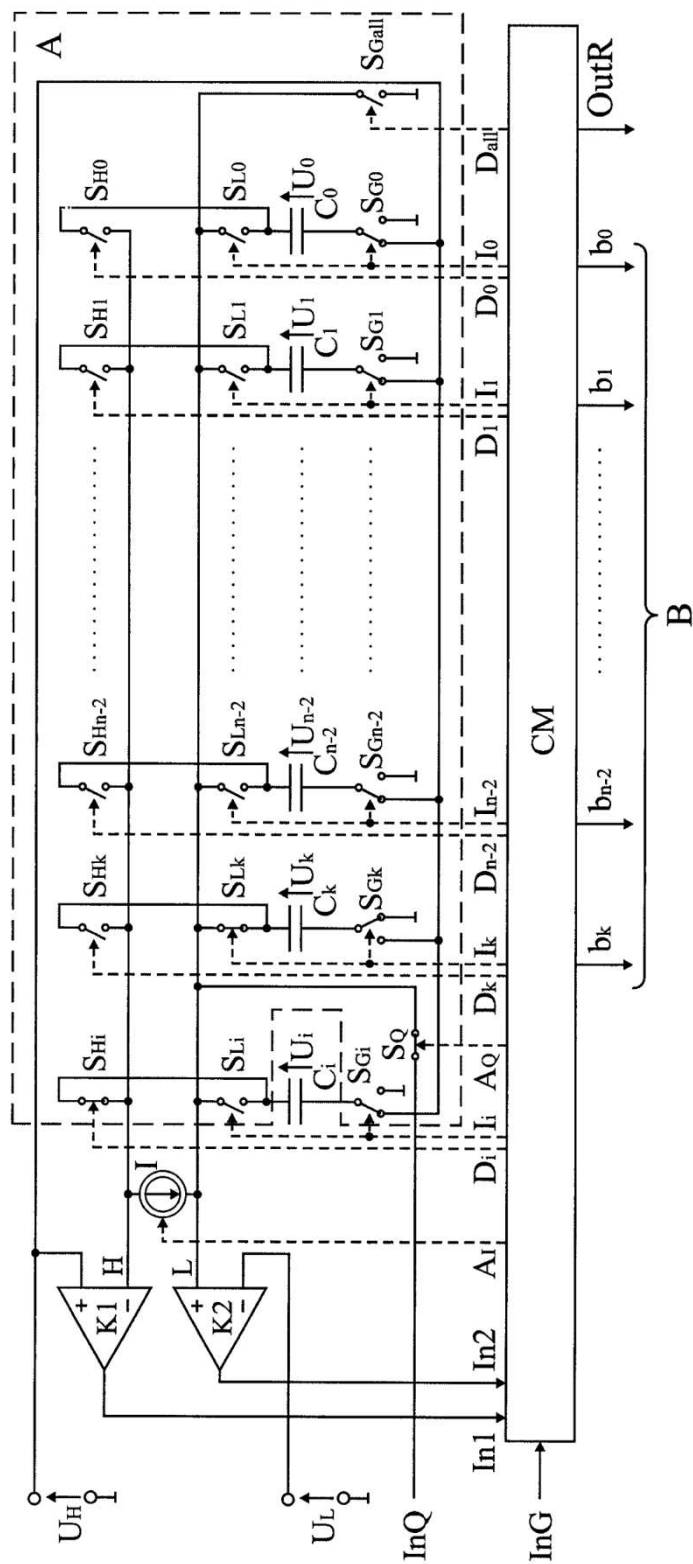


Fig. 8

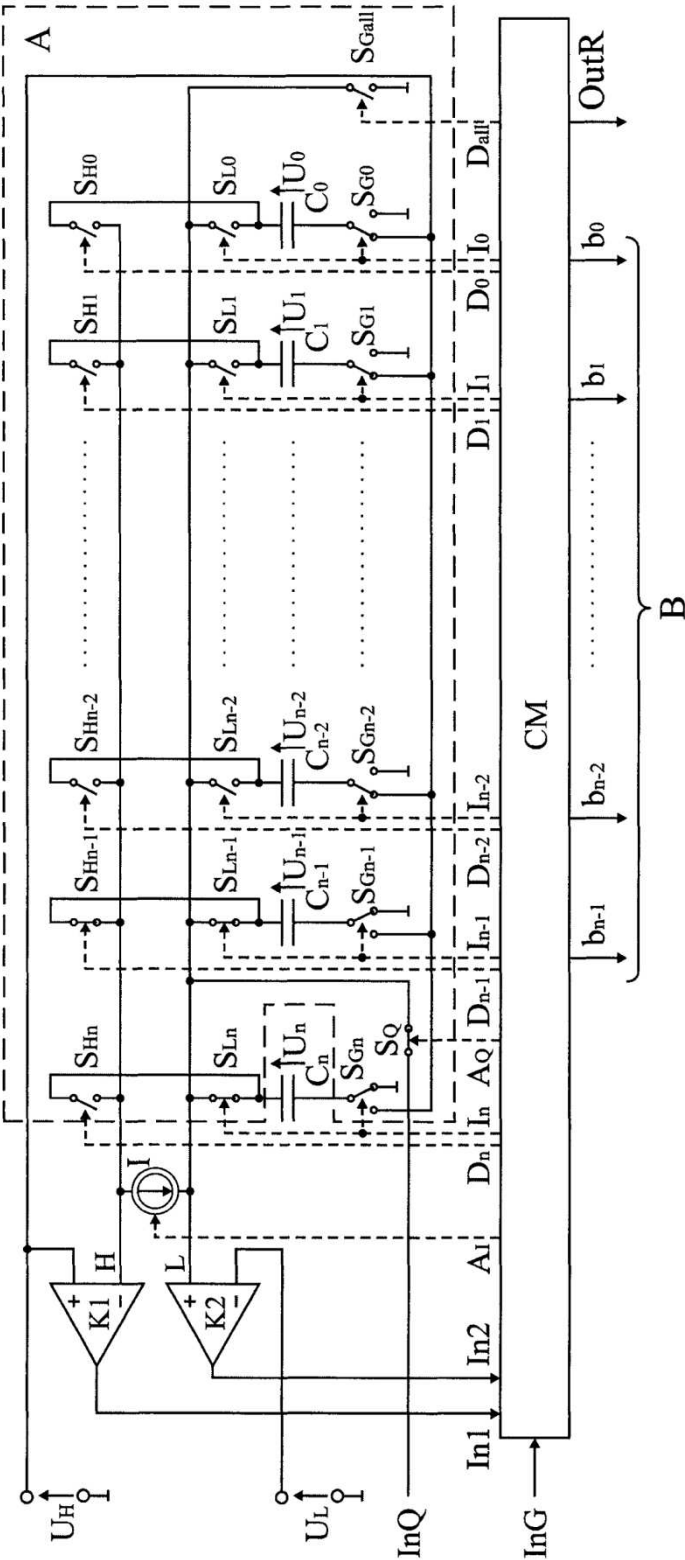


Fig. 9

