



**URZĄD
PATENTOWY
PRL**

Patent dodatkowy
do patentu _____

Zgłoszono: 82 12 29 (P: 239913)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 84 07 16

Opis patentowy opublikowano: 1987 10 31

Int. Cl.⁴ H 03 G 11/08
G 05 B 1/02

Twórcy wynalazku:

Henryk Zygmunt, Andrzej Senderski, Jerzy Wyżga,
Cyprian Brodtkowski, Janusz Łaszczy, Jerzy Majecki,
Maciej Zarutski, Andrzej Żur, Piotr Macio, Maciej
Malczewski

Uprawniony z patentu:

Akademia Górniczo-Hutnicza im. Stanisława Staszica,
Kraków (Polska)

BLOK OGRANICZEŃ SYGNAŁU STERUJĄCEGO

Przedmiotem wynalazku jest blok ograniczeń sygnału sterującego mający zastosowanie zwłaszcza w członie zadającym układów automatycznej regulacji.

Znany (polski opis patentowy nr 86 117) układ ograniczeń sygnału w członie zadającym ma jedną parę tranzystorów pnp i npn, których kolektory są połączone poprzez oddzielne diody z wejściem wzmacniacza, a emiterzy tych tranzystorów są połączone z wyjściem wzmacniacza. Natomiast bazy tych tranzystorów są połączone oddzielnie poprzez szeregowo połączone dwie pary potencjometrów z emiterami i kolektorami drugiej pary tranzystorów pnp i npn. Przy czym bazy drugiej pary tranzystorów są połączone oddzielnie poprzez diody z wyjściem komparatora.

Blok ograniczeń sygnału sterującego zawiera komparator, którego wejście stanowi jedno wejście bloku, a wyjście jest połączone z wejściem bramki otwarty kolektor i wejściem negacyjnej bramki otwarty kolektor z pierwszym źródłem zasilania. Wyjście bramki otwarty kolektor jest połączone z wejściami bramek pierwszego i drugiego łącznika analogowego i z pierwszym źródłem zasilania. Wyjście negacyjnej bramki otwarty kolektor jest połączone z wejściami bramek trzeciego i czwartego łącznika analogowego i z pierwszym źródłem zasilania.

Wejścia pierwszego i czwartego łącznika analogowego są połączone z suwakiem pierwszego potencjometru, którego jeden koniec zasilany z drugiego źródła zasilania stanowi wejście pomocnicze bloku. Natomiast wejścia drugiego i trzeciego łącznika analogowego są połączone z suwakiem drugiego potencjometru, którego jeden koniec zasilany z drugiego źródła zasilania stanowi drugie wejście pomocnicze. Przy czym złączone ze sobą wyjścia pierwszego i trzeciego łącznika analogowego są połączone z wejściem wstępnego wzmacniacza, którego wyjście jest połączone z wejściem pierwszego wzmacniacza odwracającego, a jego wyjście, poprzez diodę, łączy się wejściem/wyjściem bloku. Złączone ze sobą wyjścia drugiego i czwartego łącznika analogowego są połączone z wejściem drugiego wzmacniacza nieodwracającego, którego wyjście jest połączone poprzez diodę z wejściem/wyjściem bloku.

Zaletą bloku ograniczeń sygnału sterującego, według wynalazku, jest uzyskanie ograniczenia wielkości sygnału zadawanego na drugie wejście/wyjście bloku ograniczeń w funkcji znaku tego sygnału oraz sygnału podawanego na pierwsze wejście bloku ograniczeń i wartości tych ograniczeń.

Przedmiot wynalazku jest uwidoczniony w przykładowym wykonaniu na rysunku, który przedstawia schemat blokowy bloku:

Blok zawiera komparator K , którego wejście stanowi wejście bloku We_1 , a jego wyjście jest połączone z wejściami bramki otwarty kolektor B_1 i z wejściem negacyjnej bramki otwarty kolektor B_2 oraz poprzez rezystor R_1 z biegunem dodatnim pierwszego źródła zasilania Uz_1 . Wyjście bramki otwarty kolektor B_1 jest połączone z wejściami bramek pierwszego i drugiego łącznika analogowego L_1 , L_2 , a poprzez rezystor R_2 z dodatnim biegunem pierwszego źródła zasilania Uz_1 . Wyjście negacyjnej bramki otwarty kolektor B_2 jest połączone z wejściami bramek trzeciego i czwartego łącznika analogowego L_3 i L_4 , a poprzez rezystor R_3 z dodatnim biegunem pierwszego źródła zasilającego Uz_1 . Wejścia pierwszego i czwartego łącznika analogowego L_1 i L_4 są połączone poprzez rezystory R_4 i R_5 z suwakiem pierwszego potencjometru P_1 , którego jeden koniec, zasilany poprzec rezystor R_6 z drugiego źródła zasilania Uz_2 , stanowi wejście pomocnicze We_2 . Wejścia drugiego i trzeciego łącznika analogowego L_2 i L_3 są połączone poprzez rezystory R_7 i R_8 z suwakiem drugiego potencjometru P_2 , którego jeden koniec, zasilany poprzez rezystor R_9 z drugiego źródła zasilania Uz_2 , stanowi drugie wejście pomocnicze We_2 . Natomiast połączone ze sobą wyjścia pierwszego i trzeciego łącznika analogowego L_1 , L_3 są z kolei połączone z wejściem wstępnego wzmacniacza odwracającego W_1 , którego wejście i wyjście jest zwarte rezystorem R_{10} . Wyjście wstępnego wzmacniacza odwracającego W_1 jest połączone poprzez rezystor R_{11} z wejściem pierwszego wzmacniacza odwracającego W_2 , którego wejście i wyjście są zwarte rezystorem R_{12} zbocznikowanym diodą D_1 . Wyjście pierwszego wzmacniacza odwracającego W_2 jest połączone z katodą pierwszej diody odcinającej D_2 , której anoda jest połączona z katodą drugiej diody odcinającej D_3 i jednocześnie stanowi drugie wejście/wyjście bloku We_4 . Złączone ze sobą wyjścia drugiego i czwartego łącznika analogowego L_2 , L_4 są połączone z wejściem drugiego wzmacniacza odwracającego W_3 , którego wejście i wyjście jest zwarte rezystorem R_{13} zbocznikowanym diodą D_4 , przy czym wyjście tego wzmacniacza W_3 jest połączone z anodą drugiej diody odcinającej D_3 .

Działanie bloku ograniczeń sygnału sterującego, według wynalazku, polega na ograniczaniu wielkości maksymalnej sygnału podawanego na jego drugie wejście/wyjście We_4 w funkcji znaku tego sygnału, znaku sygnału podawanego na wejście pierwsze We_1 oraz wartości tych ograniczeń, które ustawa się potencjometrami P_1 i P_2 . Pierwszym wzmacniaczem odwracającym W_2 sterowanym przez wstępny wzmacniacz odwracający W_1 ustala się dodatnie napięcie ograniczenia na katodzie diody D_2 , która zwiera sygnały z drugiego wejścia bloku We_4 , o napięciu dodatnim przekraczającym napięcie ustawionego ograniczenia. Podobnie drugi wzmacniacz odwracający W_3 ustala ujemne napięcie drugiego ograniczenia na anodzie diody D_3 , która zwiera sygnały z drugiego wejścia We_4 bloku ograniczenia o napięciu ujemnym, większym od nastawionego drugiego ograniczenia. Potencjometrami P_1 i P_2 ustala się niezależnie wartości dwóch poziomów ograniczeń To , które z tych ograniczeń będzie ograniczeniem ujemnym, a które dodatnim zależy od stanu łączników analogowych $L_1 - L_4$ sterowanych przez komparator K polaryzacja sygnału z pierwszego wejścia bloku ograniczeń We_1 .

Z a s t r z e ż e n i e p a t e n t o w e

Blok ograniczeń sygnału sterującego zawierający na wejściu komparator oraz wzmacniacze i łączniki, z n a m i e n n y t y m, że wyjście komparatora (k) jest połączone z wejściem bramki otwarty kolektor (B_1) i z wejściem negacyjnej bramki otwarty kolektor (B_2) oraz z pierwszym źródłem zasilania (Uz_1), przy czym wyjście bramki otwarty kolektor (B_1) jest połączone z wejściami bramek pierwszego i drugiego łącznika analogowego (L_1 , L_2) i z pierwszym źródłem zasilania (Uz_1), zaś wyjście negacyjnej bramki otwarty kolektor (B_2) jest połączone z wejściami bramek trzeciego i czwartego łącznika analogowego (L_3 , L_4) i z pierwszym źródłem zasilania (Uz_1). Wejścia pierwszego i czwartego łącznika analogowego (L_1 , L_4) są połączone z pierwszym potencjometrem (P_1), którego jeden koniec połączony z drugim źródłem zasilania (Uz_2) stanowi pomocnicze wejście (We_2), natomiast wyjścia drugiego i trzeciego łącznika analogowego są połączone z drugim potencjometrem (P_2), którego jeden koniec połączony z drugim źródłem zasilania (Uz_2) stanowi drugie pomocnicze wejście (We_3), poza tym wyjście pierwszego i trzeciego łącznika analogowego (L_1 , L_3) jest połączone z wejściem

wstępnego wzmacniacza odwracającego (W_1), którego wyjście jest połączone z wejściem pierwszego wzmacniacza odwracającego (W_2) mającego wyjście połączone poprzez pierwszą diodę odcinającą (D_2) z drugim wejściem/wyjściem bloku (We_4), natomiast wyjście drugiego i czwartego łącznika analogowego (L_2, L_4) jest połączone z wejściem drugiego wzmacniacza odwracającego (W_3), którego wyjście jest połączone poprzez drugą diodę odcinającą (D_3) z wyjściem/wejściem bloku ograniczenia (We_4).



